

А.А. Жук

**БЫСТРОДЕЙСТВУЮЩИЕ ВЫХОДНЫЕ КАСКАДЫ ОПЕРАЦИОННЫХ
УСИЛИТЕЛЕЙ С ДИФФЕРЕНЦИРУЮЩЕЙ ЦЕПЬЮ КОРРЕКЦИИ
ПЕРЕХОДНОГО ПРОЦЕССА***

Впервые представлены схемотехнические решения с повышенной максимальной скоростью нарастания (спада) выходного напряжения семейства классических выходных каскадов класса АВ, которые являются основой многих интегральных микросхем операционных усилителей (544УД1, 153УД4, μ A741 и др.). Для этой цели в базовые схемы вводятся специальные элементы коррекции переходного процесса в режиме большого сигнала. Схемотехника данного класса реализуется как на биполярных (BJT), так и на КМОП транзисторах. Результаты компьютерного моделирования в среде LTspice XVII показывают, что в сравнении с классическими схемами за счет введения дополнительного дифференцирующего конденсатора и входного эмиттерного повторителя максимальная скорость спада выходного напряжения выходных каскадов увеличивается более чем в 500 раз. При этом рассмотренные схемы обеспечивают выходные напряжения с максимальной амплитудой от - 8.5 В до + 10 В при сравнительно низком сопротивлении нагрузки (до 2 кОм) и напряжениях питания ± 10 В. Показано, что при мелкосерийном производстве предложенных выходных каскадов рекомендовано их выполнение на базовых матричных кристаллах МН2ХА031 (ОАО «Интеграл», г. Минск, Беларусь), что позволит снизить себестоимость изготовления микроэлектронных изделий. Базовый матричный кристалл МН2ХА031 на основе техпроцесса 3СВiТ допускает работу предлагаемых схем в условиях низких температур (до - 197 °С), а также при воздействии проникающей радиации с поглощенной дозой гамма-квантов (до 1 Мрад) и потока нейтронов (до 10^{13} н/см²).

Аналоговая схемотехника; выходной каскад; операционный усилитель; дифференцирующая цепь коррекции; скорость нарастания выходного напряжения; полевые транзисторы; биполярные транзисторы.

А.А. Zhuk

**HIGH-SPEED OUTPUT STAGES OF OPERATIONAL AMPLIFIERS WITH
DIFFERENCING CIRCUIT CORRECTION OF TRANSITION PROCESS**

For the first time, a circuit design solution with an increased maximum output voltage rise (decay) rate of a family of classic AB class output stages, which are the basis of many integrated circuits of operational amplifiers (544UD1, 153UD4, μ A741, etc.), is presented. For this purpose, special elements of transient process in the large signal mode are introduced into the basic circuits of the output stages. The circuitry of this class is implemented on both bipolar (BJT) and CMOS transistors. The results of computer simulation in the LTspice XVII simulation software show that, in comparison with classical circuits, due to the introduction of an additional differentiating capacitor and an input emitter repeater, the maximum rate of decay in the output voltage of the output stages increases by more than 500 times. At the same time, the considered output stage circuits provide output voltages with maximum amplitude from - 8.5 V to + 10 V with a relatively low load resistance (up to 2 kOhm) and supply voltages of ± 10 V. It is shown that for small-scale production of the proposed output stages, their execution on basic matrix crystals MH2XA031 is recommended (OJSC "Integral", Minsk, Belarus), which will reduce the cost-effectiveness of manufacturing microelectronic products. The basic matrix crystal MH2XA031 based on the 3CBiT

* Исследование выполнено за счет гранта Российского научного фонда (проект № 23-79-10069).

process technology allows the proposed schemes to operate at low temperatures (up to $-197\text{ }^{\circ}\text{C}$), as well as under the influence of penetrating radiation with an absorbed dose of gamma quanta (up to 1 Mrad) and a neutron flux (up to 10^{13} n/cm^2).

Analogue circuitry; output stage; operational amplifier; differencing circuit correction; slew rate of output voltage; field-effect transistor; bipolar transistor.

Введение. Известно значительное количество схем выходных каскадов (ВК) аналоговых микроселектронных изделий, которые реализуются в виде различных модификаций эмиттерных (истоковых) повторителей [1–10] на биполярных (BJT) и полевых (JFet, КМОП, КНИ, КНС и др.) транзисторах, а также при их совместном включении. Известны также схемы эмиттерных повторителей [11–19], которые используются для согласования источника сигнала с низкоомной нагрузкой. Однако во многих ВК рассматриваемого класса не обеспечивается высокое быстродействие по одному из фронтов импульсных входных сигналов.

Основная цель настоящей статьи состоит в разработке и исследовании семейства классических выходных каскадов класса АВ с повышенной максимальной скоростью нарастания выходного напряжения при их реализации на основе радиационно-стойких базовых матричных кристаллов ОАО «Интеграл» МН2ХА030/031, в которых за счет введения дополнительного дифференцирующего конденсатора и дополнительного входного эмиттерного повторителя увеличивается максимальная скорость спада выходного напряжения.

1. Схема классического ВК. На рис. 1 изображена классическая схема ВК, которая используется в российских микросхемах операционных усилителей (ОУ) (544УД1 [1, с. 214], 153УД4 [1, стр. 224, рис. 4.12а], а также в ряде зарубежных микросхем, например, $\mu\text{A}741$ [3, стр. 323, рис. 15, стр. 331, рис. 29]). Рассматриваемая схема рекомендована для массового практического применения в аналоговых устройствах (см. [2], стр. 147, рис. 4.18, стр. 144, рис. 4.16, стр. 139, рис. 4.10). Конденсаторы C_{p1} и C_{p2} моделируют паразитные емкости в цепях базы выходных транзисторов VT2, VT3.

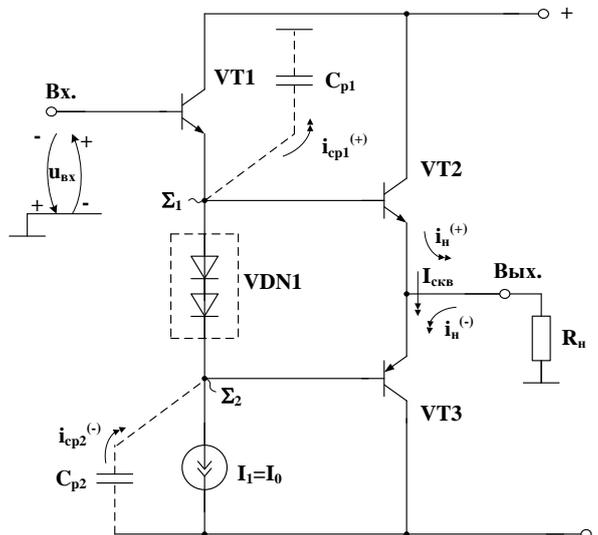


Рис. 1. Схема классического ВК [1]

Так, для схемы рис. 1 максимальная скорость нарастания выходного напряжения для отрицательной полярности импульсного входного сигнала ($SR^{(-)}$) существенно меньше, чем $SR^{(+)}$ для положительного входного сигнала. Это ограничивает ее области применения.

2. Схема предлагаемого быстродействующего ВК и результаты его компьютерного моделирования. На рис. 2 представлена схема предлагаемого ВК ОУ [20], который обеспечивает высокую скорость нарастания выходного напряжения, как для положительного, так и для отрицательного импульсного входного напряжения. Это обеспечивается за счет введения дополнительного корректирующего конденсатора C_k и входного эмиттерного повторителя на транзисторе VT4.

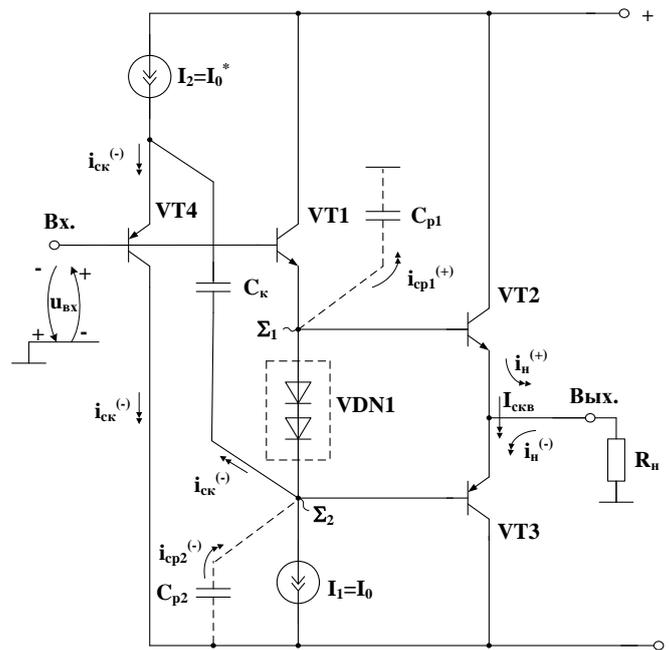


Рис. 2. Схема предлагаемого ВК ОУ [20]

2.1 Описание работы схемы ВК на рис. 2 при положительном входном импульсном сигнале большой амплитуды. Если на вход подается положительный импульсный сигнал большой амплитуды, то он с минимальной задержкой передается в цепь базы выходного транзистора VT2 и далее в цепь нагрузки R_n . При этом паразитная емкость C_{p1} перезаряжается большим импульсным током по цепи эмиттера входного транзистора VT1. Таким образом, в данном режиме рассматриваемый ВК имеет высокое быстродействие, что подтверждается результатами компьютерного моделирования на рис. 4 и данными из табл. 1, которые расположены ниже.

2.2 Работа схемы ВК (рис. 2) при отрицательном входном импульсном сигнале большой амплитуды. Если на вход подается отрицательный импульс большой амплитуды, то входной транзистор VT1 практически мгновенно запирается, а напряжение на базе выходного транзистора VT3 ($u_{\Sigma 2}$), определяющее закон изменения отрицательного выходного напряжения в нагрузке R_n , зависит от скорости перезаряда паразитной емкости C_{p2} :

$$\frac{du_{\Sigma 2}}{dt} = \frac{I_1 + i_{\text{CK}}^{(-)}}{C_{\text{p}2}}, \quad (1)$$

где I_1 – статический ток источника опорного тока I_1 , $i_{\text{CK}}^{(-)}$ – импульсный ток в конденсаторе C_{K} , зависящий от разности напряжений на эмиттере транзистора VT4 и базе выходного транзистора VT3.

Если выбрать емкость дополнительного корректирующего конденсатора C_{K} значительно больше, чем емкость паразитного конденсатора $C_{\text{p}2}$, то введение C_{K} существенно ускоряет процесс перезаряда паразитной емкости $C_{\text{p}2}$. Этот эффект положительно сказывается на скорости изменения напряжения на базе выходного транзистора VT3 ($u_{\Sigma 2}$), что в свою очередь повышает скорость изменения выходного напряжения ВК. Данный вывод подтверждается результатами компьютерного моделирования на рис. 5 и данными из табл. 1.

2.3 Результаты компьютерного моделирования ВК на рис.2. На рис. 3 показана схема для моделирования ВК на рис. 2 в среде LTspice при $t=27^\circ\text{C}$, $+V_{\text{CC}}=-V_{\text{EE}}=10\text{ В}$, $I_1\dots I_2=100\text{ мкА}$, $C_{\text{p}1}\dots C_{\text{p}2}=1\text{ пФ}$, $R_{\text{load}}=1\text{ МОм}$, $C_{\text{K}}=0$. При этом здесь и далее использовались модели транзисторов базового матричного кристалла МН2ХА031_25.01.21 Минского ОАО «Интеграл».

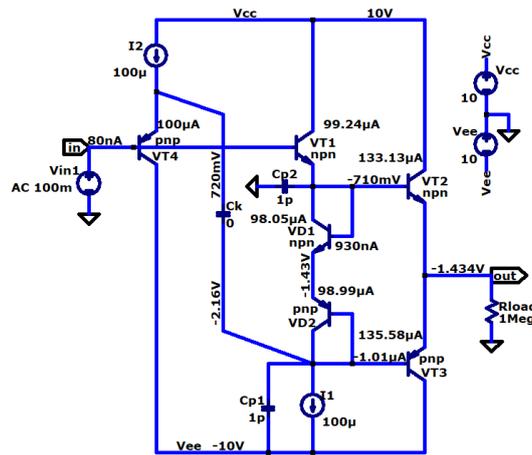


Рис. 3. Схема для моделирования ВК на рис. 2 в среде LTspice при $t=27^\circ\text{C}$

На рис. 4 представлена переходная характеристика переднего фронта выходного напряжения ВК на рис. 3 при $t=27^\circ\text{C}$, амплитуде входного импульса $u_{\text{вх}}=8\text{ В}$ и разных значениях емкости дополнительного корректирующего конденсатора C_{K} (при $C_{\text{K}}=0/10\text{ пФ}/20\text{ пФ}/30\text{ пФ}$).

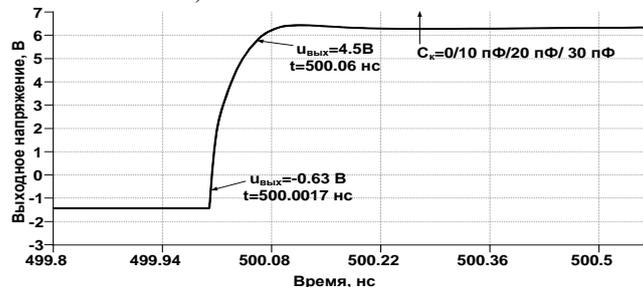


Рис. 4. Переходная характеристика переднего фронта выходного напряжения ВК на рис. 3

График на рис. 4 показывает, что дополнительный корректирующий конденсатор C_k и входной эмиттерный повторитель на транзисторе VT4 не оказывают влияние на скорость нарастания переднего фронта выходного напряжения.

На рис. 5 показана переходная характеристика заднего фронта выходного напряжения ВК на рис. 3 при $t=27^\circ\text{C}$, амплитуде входного импульса $u_{вх}=8\text{ В}$ и разных значениях емкости дополнительного корректирующего конденсатора C_k (при $C_k=0/10\text{ пФ}/20\text{ пФ}/30\text{ пФ}$).

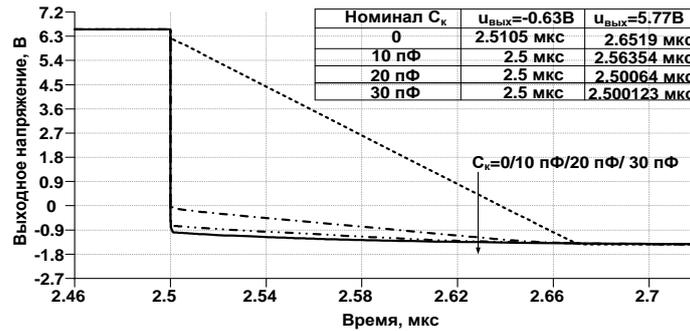


Рис. 5. Переходная характеристика заднего фронта выходного напряжения ВК на рис. 3

Таблица 1

Зависимость максимальной скорости нарастания выходного напряжения ВК на рис. 3 от емкости дополнительного корректирующего конденсатора (C_k)

| Значение емкости C_k , пФ | Скорость нарастания переднего фронта ВК (рис. 4), $SR^{(+)}$ | Скорость спада заднего фронта ВК (рис. 5), $SR^{(-)}$ |
|-----------------------------|--|---|
| 0 | 109777 В/мкс | 45,24 В/мкс |
| 10 | 109777 В/мкс | 100,72 В/мкс |
| 20 | 109777 В/мкс | 10000 В/мкс |
| 30 | 109777 В/мкс | 52032 В/мкс |

Из табл. 1 следует, что введение транзистора VT4, источника опорного тока I_2 и конденсатора C_k повышает максимальную скорость нарастания выходного напряжения ВК для отрицательного фронта с 45,24 В/мкс до 52032 В/мкс, т.е. более чем в 1000 раз.

3. Модифицирование схема ВК и результаты его компьютерного моделирования. Применение специальной цепи смещения потенциалов на транзисторах VT5 и VT6, как показано на рис. 6, позволяет за счет изменения сопротивления резистора R1 управлять в широких пределах величиной сквозного тока выходных транзисторов VT2, VT3, а также регулировать зону нечувствительности на амплитудной характеристике ВК (рис. 7).

На рис. 7 приведена амплитудная характеристика ВК на рис. 3 в среде LTspice с разными сопротивлениями нагрузки при $t=27^\circ\text{C}$.

Компьютерное моделирование показывает, что максимальный сквозной ток выходных транзисторов VT2, VT3 устанавливается на уровне тока I_2 при нулевом сопротивлении резистора R1, а увеличение сопротивления этого резистора уменьшает величину сквозного тока до заданного, в т.ч. микроамперного, значения. Это

позволяет переводить выходные транзисторы VT2, VT3 в режим малых сквозных токов (10-20 мкА), что положительно сказывается на общем токопотреблении ВК при сохранении высоких значений $SR^{(-)}$ для отрицательного фронта (табл. 2).

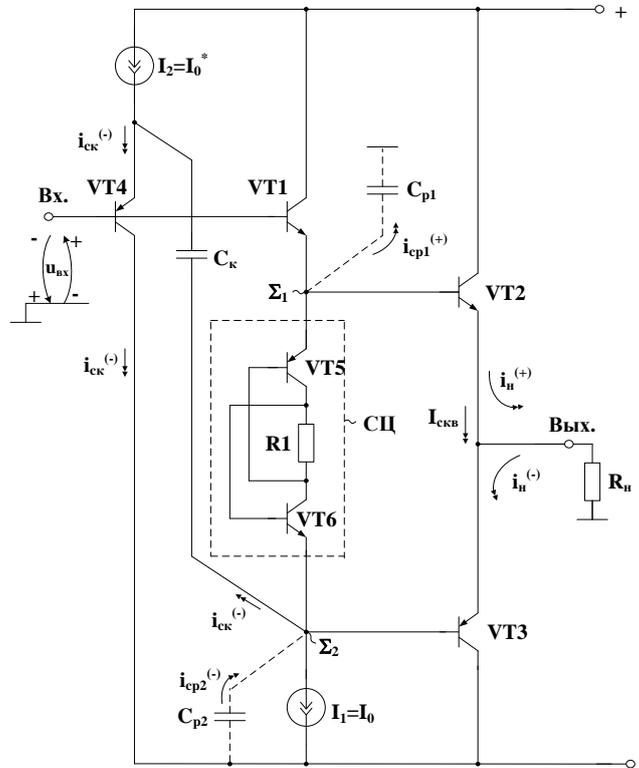


Рис. 6. Модифицированная схема ВК ОУ со специальной цепью установления сквозного тока выходных транзисторов [20]



Рис. 7. Амплитудная характеристика ВК на рис. 3

На рис. 8 представлена схема для моделирования быстродействующего ВК (рис. 6) в среде LTspice при $t=27^\circ\text{C}$, $+V_{\text{cc}}=-V_{\text{ee}}=10 \text{ В}$, $I_1 \dots I_2=100 \text{ мкА}$, $C_{p1} \dots C_{p2}=1 \text{ пФ}$, $R_{\text{load}}=1 \text{ МОм}$, $C_{\kappa}=0$, $R_1=1 \text{ кОм}$.

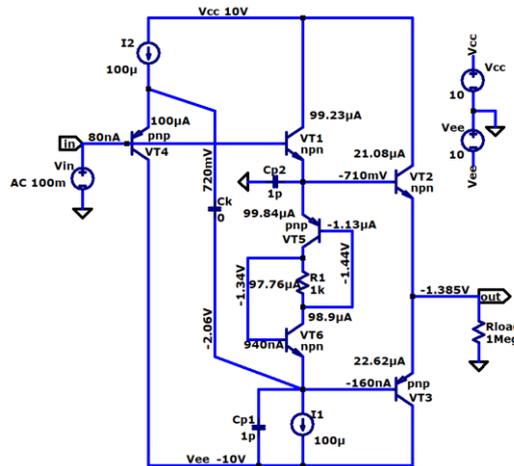


Рис. 8. Схема для моделирования ВК на рис. 6

На рис. 9 показана амплитудная характеристика ВК на рис. 8 в среде LTspice при $t=27^{\circ}\text{C}$.



Рис. 9. Амплитудная характеристика ВК на рис. 8 в среде LTspice

На рис. 10 приведена переходная характеристика заднего фронта выходного напряжения ВК на рис. 8 при $t=27^{\circ}\text{C}$, амплитуде входного импульса $u_{\text{вх}}=8\text{ В}$ и разных значениях емкости дополнительного корректирующего конденсатора $C_{\text{к}}$ (при $C_{\text{к}}=0/10\text{ пФ}/20\text{ пФ}/30\text{ пФ}$).

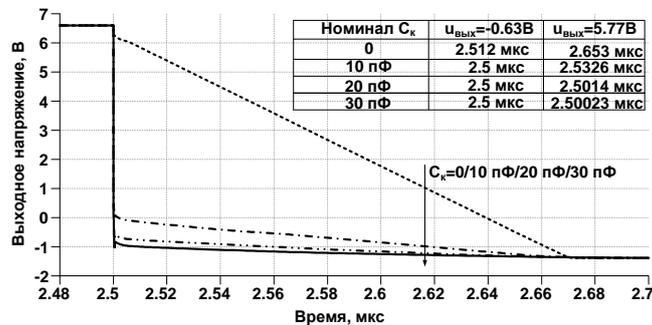


Рис. 10. Переходная характеристика заднего фронта выходного напряжения ВК на рис. 8

Таблица 2

**Зависимость максимальной скорости нарастания выходного напряжения
ВК на рис. 8 от емкости дополнительного корректирующего
конденсатора (C_k)**

| Значение емкости C_k , пФ | Скорость нарастания переднего фронта ВК (рис. 10), $SR^{(+)}$ | Скорость нарастания спада заднего фронта ВК (рис. 10), $SR^{(-)}$ |
|-----------------------------|---|---|
| 0 | 93704 В/мкс | 45,22 В/мкс |
| 10 | 93704 В/мкс | 196,31 В/мкс |
| 20 | 93704 В/мкс | 4571,42 В/мкс |
| 30 | 93704 В/мкс | 25600 В/мкс |

4. Пример построения рассмотренных ВК на КМОП транзисторах. Рассмотренные ранее схемотехнические решения эффективны и при реализации предлагаемого ВК на КМОП транзисторах.

Данная КМОП схема (рис. 11) получена путем формальной замены биполярных транзисторов на КМОП транзисторы, которые имеют такие же полярности напряжений между выводами затвора, истока и стока, что и биполярные транзисторы между базой, эмиттером и коллектором.

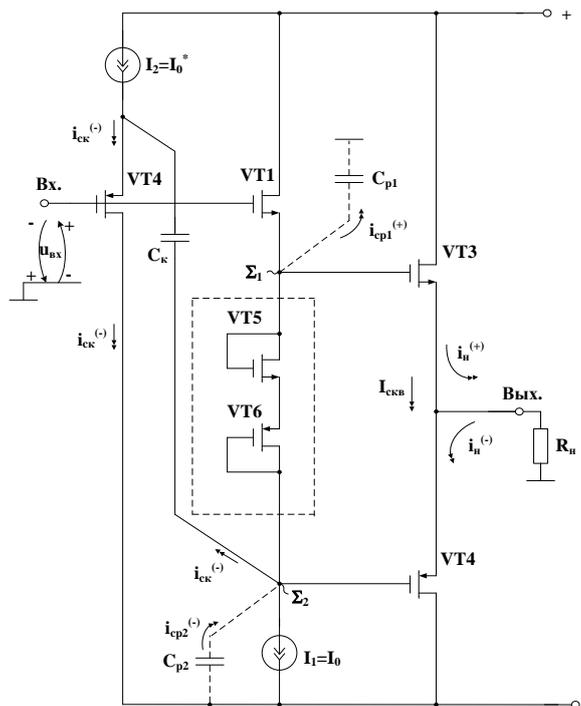


Рис. 11. Пример построения ВК ОУ при его реализации на КМОП транзисторах [20]

Заключение. Результаты компьютерного моделирования в среде LTspice показывают, что в сравнении с классическими схемами за счет введения дополнительного дифференцирующего конденсатора C_k и дополнительного входного эмиттерного повторителя на транзисторе VT4 максимальная скорость спада вы-

ходного напряжения выходных каскадов увеличивается более чем в 500 раз (до 25000 В/мкс) для схем на биполярных транзисторах. При этом рассмотренные схемы обеспечивают выходные напряжения с максимальной амплитудой от - 8.5 В до + 10 В при сравнительно низком сопротивлении нагрузки (до 2 кОм) и напряжениях питания ± 10 В. Схемотехника рассмотренных выходных каскадов может также быть адаптирована под технологические процессы, содержащие КМОП транзисторы.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Якубовский С.В., Барканов Н.А., Ниссельсон Л.И. и др. Аналоговые и цифровые интегральные схемы. – Сов. радио, 1979.
2. Полонников Д.Е. Операционные усилители: принципы построения, теория, схемотехника. – М.: Энергоатомиздат, 1983.
3. Solomon J.E. The monolithic op amp: a tutorial study // IEEE Journal of Solid-State Circuits. – 1974. – Vol. 9, No. 6. – P. 314-332.
4. Floru F. Operational amplifier output stage. Patent for invention, No. US 6160451 of 2000, fig. 3.
5. Floru F. Improved operational amplifier output stage. Patent for invention, No. EP 1088391 of 2000, fig. 3.
6. Moraveji F. Output stage and method of enhancing output gain. Patent for invention, No. US 6586998 of 2003.
7. Dow R.N. Ultra high gain amplifier. Patent for invention, No. US 5614866 of 1997, fig. 2.
8. Bowers D.F. Rapid slewing unity gain buffer amplifier with boosted parasitic capacitance charging. Patent for invention, No. US 5323122 of 1994, fig. 2.
9. Damitio P., Alenin S. High output current wideband output stage/buffer amplifier. Patent application, No. US 2005/0264358 of 2005, fig. 1.
10. Жук А.А., Прокопенко Н.Н., Тутов А.Е. Двухтактный буферный усилитель на комплементарных биполярных транзисторах, № RU 2786191 от 2022.
11. Акопов В.П., Осипов В.Э. Выходной каскад операционного усилителя, № SU 1480094 от 1989.
12. Басий В.Т., Костырка В.С. и др. Эмиттерный повторитель, № SU 1300632 от 1987.
13. Исаков А.Б., Попов А.Э. и др. Эмиттерный повторитель, № RU 2003217 от 1993.
14. Акопов В.П., Осипов В.Э. Выходной каскад операционного усилителя, № SU 1569944 от 1990.
15. Шилов В.К., Вушкарник В.Н. и др. Повторитель напряжения, № SU 1012420 от 1983.
16. Мельник В.И., Сташків Ю.В. и др. Эмиттерный повторитель, № SU 1298853 от 1987.
17. Капитонов М.В., Прокопенко Н.Н., Ульянова В.И. Эмиттерный повторитель, № SU 1401566 от 1988.
18. Басий В.Т., Бородюк О.А. и др. Эмиттерный повторитель, № SU 1248028 от 1986.
19. Лучинский Л.И., Макеев Е.П. Повторитель напряжения, А.св. СССР № 425308 от 1974.
20. Жук А.А., Прокопенко Н.Н., Сергеенко М.А. Быстродействующий выходной каскад операционного усилителя, № RU 2802051 от 2023.

REFERENCES

1. Yakubovskiy S.V., Barkanov N.A., Nissel'son L.I. i dr. Analogovye i tsifrovye integral'nye skhemy [Analogue and digital integrated circuits]. Sov. radio, 1979.
2. Polonnikov D.E. Operatsionnye usiliteli: printsipy postroeniya, teoriya, skhemotekhnika [Operational amplifiers: principles of construction, theory, circuitry]. Moscow: Energoatomizdat, 1983.
3. Solomon J.E. The monolithic op amp: a tutorial study, *IEEE Journal of Solid-State Circuits*, 1974, Vol. 9, No. 6, pp. 314-332.
4. Floru F. Operational amplifier output stage. Patent for invention, No. US 6160451 of 2000, fig. 3.
5. Floru F. Improved operational amplifier output stage. Patent for invention, No. EP 1088391 of 2000, fig. 3.

6. *Moraveji F.* Output stage and method of enhancing output gain. Patent for invention, No. US 6586998 of 2003.
7. *Dow R.N.* Ultra high gain amplifier. Patent for invention, No. US 5614866 of 1997, fig. 2.
8. *Bowers D.F.* Rapid slewing unity gain buffer amplifier with boosted parasitic capacitance charging. Patent for invention, No. US 5323122 of 1994, fig. 2.
9. *Damitio P., Alenin S.* High output current wideband output stage/buffer amplifier. Patent application, No. US 2005/0264358 of 2005, fig. 1.
10. *Zhuk A.A., Prokopenko N.N., Titov A.E.* Dvukhtaktnyy bufernyy usilitel' na komplementarnykh bipolyarnykh tranzistorakh, № RU 2786191 ot 2022 [Two-cycle buffer amplifier on complementary bipolar transistors, No. RU 2786191 of 2022 (in Russian)].
11. *Akopov V.P., Osipov V.E.* Vykhodnoy kaskad operatsionnogo usilitelya, № SU 1480094 ot 1989 [Output stage of operational amplifier, No. SU 1480094 of 1989 (in Russian)].
12. *Basiy V.T., Kostyrka V.S. i dr.* Emitternyy povtoritel', № SU 1300632 ot 1987 [Emitter repeater, No. SU 1300632 of 1987 (in Russian)].
13. *Isakov A.B., Popov A.E. i dr.* Emitternyy povtoritel', № RU 2003217 ot 1993 [Emitter repeater, No. RU 2003217 of 1993 (in Russian)].
14. *Akopov V.P., Osipov V.E.* Vykhodnoy kaskad operatsionnogo usilitelya, № SU 1569944 ot 1990 [Output stage of operational amplifier, No. SU 1569944 of 1990 (in Russian)].
15. *Shipov V.K., Vushkarnik V.N. i dr.* Povtoritel' napryazheniya, № SU 1012420 ot 1983 [Voltage Repeater, No. SU 1012420 of 1983 (in Russian)].
16. *Mel'nik V.I., Stashkiv Yu.V. i dr.* Emitternyy povtoritel', № SU 1298853 ot 1987 [Emitter repeater, No. SU 1298853 of 1987 (in Russian)].
17. *Kapitonov M.V., Prokopenko N.N., Ul'yanova V.I.* Emitternyy povtoritel', № SU 1401566 ot 1988 [Emitter repeater, No. SU 1401566 of 1988 (in Russian)].
18. *Basiy V.T., Borodyuk O.A. i dr.* Emitternyy povtoritel', № SU 1248028 ot 1986 [Emitter repeater, No. SU 1248028 of 1986 (in Russian)].
19. *Luchinskiy L.I., Makeev E.P.* Povtoritel' napryazheniya, A.sv. SSSR № 425308 ot 1974 [Voltage Repeater, A.sv. USSR № 425308 of 1974 (in Russian)].
20. *Zhuk A.A., Prokopenko N.N., Sergeenko M.A.* Bystrodeystvuyushchiy vykhodnoy kaskad operatsionnogo usilitelya, № RU 2802051 ot 2023 [Fast output stage of operational amplifier, No. RU 2802051 of 2023 (in Russian)].

Статью рекомендовал к опубликованию д.т.н., профессор К.Е. Румянцев.

Жук Алексей Андреевич – Донской государственный технический университет; e-mail: alexey.zhuk96@mail.ru; г. Ростов-на-Дону, Россия; тел: +79185880301; младший научный сотрудник отдела «Управление научных исследований»; ассистент кафедры «Информационные системы и радиотехника».

Zhuk Alexey Andreevich – Don State Technical University; e-mail: alexey.zhuk96@mail.ru; Rostov-on-Don, Russia; phone: +79185880301; junior research fellow of the “Office of scientific research”; assistant of the department of information systems and radio engineering.

УДК 621.396.029

DOI 10.18522/2311-3103-2023-5-192-204

Б.М. Антипин, Е.М. Виноградов, О.А. Симонина, С.Л. Фёдоров

АНАЛИЗ ТРЕБОВАНИЙ К ПАРАМЕТРАМ ИЗЛУЧЕНИЙ РАДИОТЕХНИЧЕСКОГО ОБОРУДОВАНИЯ БЕСПИЛОТНЫХ АВИАЦИОННЫХ СИСТЕМ

На основе анализа отечественных и зарубежных нормативных документов рассматриваются особенности использования радиочастотного спектра в РФ для беспилотных авиационных систем (БАС). Рассмотрены типы радиоканалов для связи БАС и наземного пункта управления и определены частотные диапазоны, разрешённые для использования в целях связи с БАС согласно нормативно-правовой базе Российской Федерации. К лицензиро-