

16. Prokopenko N. N., Bugakova A.V., Titov A.E., Budyakov P.S. Features of Increasing the Fast Response of Differential Operational Amplifiers on the Basis of a "Folded" Cascode, *14th IEEE International Conference on Solid-State and Integrated Circuit Technology (ICSICT)*, 1978, pp. 1-3. DOI: 10.1109/ICSICT.2018.8565782.
17. Prokopenko N.N., Pakhomov I.V., Bugakova A.V., Butyrlagin N.V. The method of speeding of the operational amplifiers based on the folded cascade, *2016 IEEE East-West Design & Test Symposium (EWDTS), Yerevan, Armenia, 2016*, pp. 1-4. DOI: 10.1109/EWDTS.2016.7807722.
18. Prokopenko N.N., Chumakov V.E., Kleymenkin D.V., Sergeenko M.A. Kaskodnyy vkhodnoy kaskad bystrodeystviyushchego operatsionnogo usilitelya s nelineynoy korrektsiey perekhodnogo protsessa: zayavka na patent RF № 2023104265; zayavl. 27.02.23 [Cascode input stage of a high-speed operational amplifier with non-linear transient correction: RF patent application No. 2023104265; dec. 27.02.23].
19. Thomas J Robe. Patent US 4151483, 1979-04-24, Radiation-hardened transistor amplifiers, fig. 3.
20. Prokopenko N.N., Dvornikov O.V., Bugakova A.V. Proektirovanie nizkoterperaturnykh i radiatsionno-stoykikh analogovykh mikroskhem dlya obrabotki signalov datchikov: monografiya, seriya «Biblioteka studenta» [Design of low-temperature and radiation-resistant analog microcircuits for processing sensor signals: monograph, series "Student's Library"]. Moscow: SOLON-Press, 2021, 200 p.

Статью рекомендовал к опубликованию д.т.н., профессор Б.Г. Коноплев.

Прокопенко Николай Николаевич – Донской государственный технический университет; e-mail: prokopenko@sssu.ru; г. Ростов-на-Дону, Россия; тел.: +79281201984; д.т.н.; профессор; зав. кафедрой информационных систем и радиотехники.

Клейменкин Дмитрий Владимирович – e-mail: k-dima-01@mail.ru; тел.: +79281970049; магистрант.

Сергеенко Марсель Алексеевич – e-mail: mars1327el@gmail.com; тел.: +79185704519; студент.

Prokopenko Nikolay Nikolayevich – Don State Technical University; e-mail: prokopenko@sssu.ru; Rostov-on-Don, Russia; phone: +79281201984; dr. of eng. sc.; professor; head of the department of information systems and radio engineering.

Kleimenkin Dmitriy Vladimirovich – e-mail: k-dima-01@mail.ru; phone: +79281970049; master's student.

Sergeenko Marsel Alexeyevich – e-mail: mars1327el@gmail.com; phone: +79185704519; student.

УДК 621.38

DOI 10.18522/2311-3103-2023-2-156-165

В.В. Бахчевников, В.А. Деркачев, А.Н. Бакуменко

РЕАЛИЗАЦИЯ СОГЛАСОВАННОГО ФИЛЬТРА В ЧАСТОТНОЙ ОБЛАСТИ НА ПЛИС

Применение фильтров, согласованных с радиосигналами, достаточно распространено в радиолокации, что способствует улучшению разрешающей способности по дальности, а также в системах связи и многих других радиотехнических системах, позволяя увеличить выходного отношение сигнал-шум (ОСШ) по сравнению с входным. Проектирование цифровых устройств на программируемых логических интегральных схемах (ПЛИС) типа FPGA (Field Programmable Gate Array) позволяет достаточно гибко их конфигурировать и создавать прототипы радиотехнических систем для дальнейшей реализации алгоритмов ЦОС на интегральных схемах специального назначения (Application-Specific Integrated Circuit, ASIC), GPU, CPU и т.д. Цифровые устройства на ПЛИС находят широкое применение в мобильных системах низкой мощности, в то время как ASIC показывают наибольшую производительность, имея недостаток в виде высокой стоимости разработки. В работе особое внимание уделено проектированию и реализации фильтра, согласованного с комплексным ЛЧМ-сигналом, в частотной области на ПЛИС с помощью библиотеки для Matlab / Simulink Xilinx

System Generator for DSP. В статье приведены результаты работы программно-аппаратной модели как для одиночного точечного объекта, так и для трех точечных объектов с разными задержками. Показана зависимость выходного ОСШ от входного для линейного и квадратичного детектора огибающей, являющегося оконечным блоком согласованного фильтра. Проведено сравнение аналитической кривой $OS_{\text{ВЫХ}}(OS_{\text{ВХ}})$ с кривой, полученной с помощью разработанной программно-аппаратной модели, реализуемой на ПЛИС. В работе показаны преимущества применения Xilinx System Generator для быстрого прототипирования ЦОС на ПЛИС, также приведен анализ используемых ресурсов ПЛИС для разработанного согласованного фильтра и его составляющих.

Согласованный фильтр; ПЛИС; Xilinx System Generator; HDL; цифровая обработка сигналов.

V.V. Bakhchevnikov, V.A. Derkachev, A.N. Bakumenko

IMPLEMENTATION OF A MATCHED FILTER IN THE FREQUENCY DOMAIN ON FPGA

The use of filters matched to radio signals is quite common in radar, which helps to improve range resolution, as well as in communication systems and many other radio engineering systems, allowing you to increase the output signal-to-noise ratio (SNR). Designing digital devices on field programmable gate array (FPGA) allows us to configure them quite flexibly and create prototypes of radio engineering systems for further implementation of DSP algorithms, on application-specific integrated circuits (ASIC), GPU, CPU, etc. FPGA digital devices are most used in low power mobile systems, while ASICs show the highest performance with high development costs. In this work, special attention is paid to the design and implementation of a filter matched to a complex chirp signal in the frequency domain on an FPGA using the Xilinx System Generator for DSP library of Matlab/Simulink. The results of the hardware-software model operation are presented in paper both for a single point object and for three point objects with different sampled delays. The dependence of the output on the input SNR for a linear and quadratic envelope detector is shown. The analytical curve $SNR_{\text{OUT}}(SNR_{\text{IN}})$ is compared with the curve obtained using the developed hardware-software model implemented on the FPGA. The paper shows the benefits of using Xilinx System Generator for rapid prototyping of DSPs on FPGAs, and it provides an analysis of the used FPGA resources for the developed matched filter.

Matched filter; FPGA; Xilinx System Generator; HDL; DSP.

Введение. На практике, в принимаемом радиосигнале всегда присутствует аддитивная помеха. Следовательно, радиолокационная станция (РЛС) при приеме должна обрабатывать этот зашумленный сигнал перед отображением информации об обнаруженных объектах. Чтобы максимизировать отношение сигнал-шум (ОСШ) в РЛС с широким спектром (большой базой сигнала) в присутствии аддитивного случайного шума эффективно применять согласованный фильтр с излучаемым сигналом [1, 2]. Согласованные фильтры имеют множество применений: автомобильные радары [3], системы связи [4], оптические радиотехнические системы [5] и др.

Развитие подавляющего большинства радиотехнических систем требует проектирования и реализации этих систем на высокопроизводительных цифровых устройствах. К таким устройствам относятся ASIC, ПЛИС и т.д. [6, 7]. Проблема быстрого прототипирования проектов, основанных на использовании цифровой фильтрации, для ПЛИС классическими методами (с помощью HDL-языков, графического программирования) заключается в том, что такой проект либо сложен и длителен в отладке, либо не оптимален получающийся код. Применение ПЛИС совместно с высокоуровневыми системами автоматизированного проектирования (например, Matlab) открывает возможность быстрого прототипирования цифровых устройств обработки радиотехнических сигналов, в том числе и алгоритмы построения искусственных нейронных сетей [8, 9]. Для ПЛИС фирмы Xilinx это позволяет сделать связка Simulink Matlab с библиотеками Xilinx System Generator for DSP [10].

Существует ряд работ, посвященной разработке согласованных фильтров различного применения на ПЛИС [11–14]. Однако анализ этих работ показал, что авторы либо применяли классические подходы к разработке СФ [11, 14], либо разрабатывали СФ во временной области [13, 14]. В данной статье же показан способ быстрого прототипирования цифрового согласованного фильтра на ПЛИС с помощью Xilinx System Generator, проанализированы производительность, ресурсоемкость, а также точность работы такой схемы.

Постановка задачи. В работе стоит задача исследования реализации на ПЛИС согласованного фильтра с ЛЧМ-сигналом как с точки зрения производительности, так и с точки зрения ресурсоемкости.

Ниже на рис. 1 приведена функциональная схема системы согласованного фильтра в частотной области [15], подготовленная для реализации на ПЛИС.

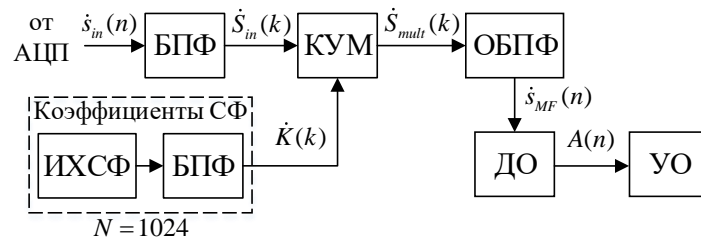


Рис. 1. Функциональная схема системы согласованного фильтра

- БПФ – блок цифрового быстрого преобразования Фурье;
- ИХСФ – импульсная характеристика согласованного фильтра;
- КУМ – блок комплексного умножителя;
- ОБПФ – блок цифрового обратного быстрого преобразования Фурье;
- ДО – детектор огибающей комплексного сигнала;
- УО – устройство отображения и устройство принятия решений.

Комплексный дискретный ЛЧМ-импульс математически характеризуется выражением [16]

$$\dot{s}_in(n) = \text{rect}\left[\frac{n}{T}\right] \exp\left[2\pi j\left(\frac{f_{Ц}}{F_{Д}}n + \frac{1}{2}\gamma n^2\right)\right], \quad (1)$$

где $\text{rect}[u] = \begin{cases} 1, & |u| \leq 1/2 \\ 0, & |u| > 1/2 \end{cases}$, $f_{Ц}$ – центральная частота, $f_{Д}$ – частота дискретизации, T – длительность ЛЧМ-импульса в отсчетах, γ – скорость модуляции, n – дискретное время.

Сигнал на выходе СФ во временной области можно представить в виде [17]

$$y(t) = \int_{-\infty}^{\infty} x(\tau)h(t - \tau)d\tau, \quad (2)$$

где $h(t - \tau)$ – импульсная характеристика СФ. Импульсная характеристика СФ имеет отзеркаленную форму сигнала, на который фильтр согласован: $h(t) = x(T - t)$.

В частотной области дискретный сигнал на выходе СФ имеет вид

$$\dot{s}_{MF}(n) = \frac{1}{N} \sum_{k=0}^{N-1} \dot{S}_{mult}(k) \cdot \exp\left(\frac{2\pi j}{N}kn\right) = \frac{1}{N} \sum_{k=0}^{N-1} \dot{K}(k) \cdot \dot{S}_in(k) \cdot \exp\left(\frac{2\pi j}{N}kn\right), \quad (3)$$

где $\dot{S}_{in}(k) = \sum_{n=0}^{N-1} \dot{s}_{in}(n) \cdot \exp\left(-\frac{2\pi j}{N} kn\right)$ – дискретный спектр входного сигнала,

$\dot{K}(k) = \sum_{n=0}^{N-1} h(n) \cdot \exp\left(-\frac{2\pi j}{N} kn\right)$ – спектральные коэффициенты СФ, N – длина

БПФ и ОБПФ.

В целях уменьшения потребления ресурсов ПЛИС блок ДО реализуется без применения достаточно затратной операции «корень квадратный». Таким образом на выходе ДО формируется сигнал вида

$$A(n) = \text{Re}\left[\dot{s}_{MF}(n)\right]^2 + \text{Im}\left[\dot{s}_{MF}(n)\right]^2, \quad (4)$$

По выражению (4) и анализируются основные погрешности работы программно-аппаратной модели в Xilinx System Generator for DSP по сравнению с аналитическими результатами.

Схема согласованного фильтра для ПЛИС. Согласно рис. 1 была спроектирована схема согласованного фильтра для реализации на ПЛИС (рис. 2), собранная на блоках библиотеки Matlab/Simulink Xilinx System Generator for DSP. Основными блоками являются: 2 блока Fast Fourier Transform 7.1 (первый – для осуществления прямого БПФ и второй – для обратного БПФ), блоки ОЗУ ROM_reS и ROM_imS – для хранения коэффициентов СФ $\dot{K}(k)$, блок комплексного умножителя Complex Multiplier 3.1, а также выходные блоки обычных умножителей и сумматора для реализации ДО, строящимся согласно выражению (4).

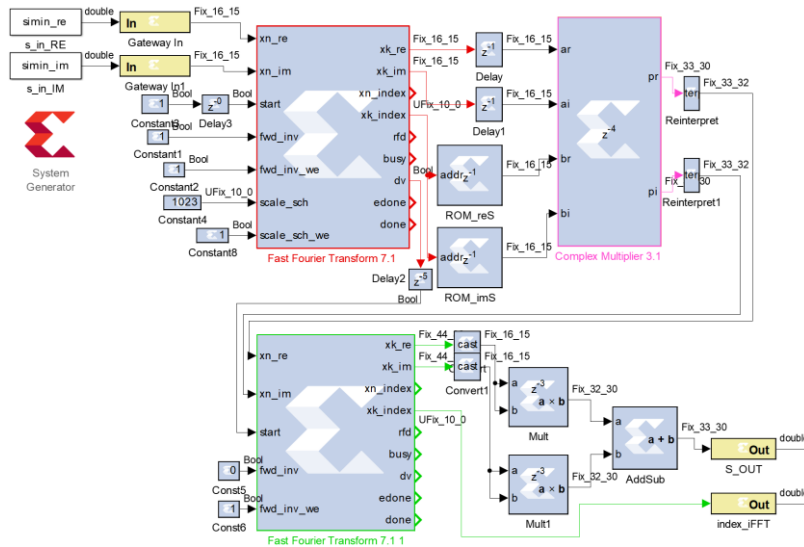


Рис. 2. Цифровая схема согласованного фильтра для реализации на ПЛИС

Принимаемый комплексный сигнал, а также входные блоки схемы работают с фиксированной точкой точностью 16 бит, выходной же сигнал имеет точность 32 бита. Входной сигнал $\dot{s}_{in}(n)$ из выражения (1) генерируется с помощью Matlab.

В ходе модельных экспериментов был использован СФ, согласованный с комплексным ЛЧМ-импульсом со спектром, перекрывающим весь диапазон возможных частот от 0 до F_d (рис. 3).

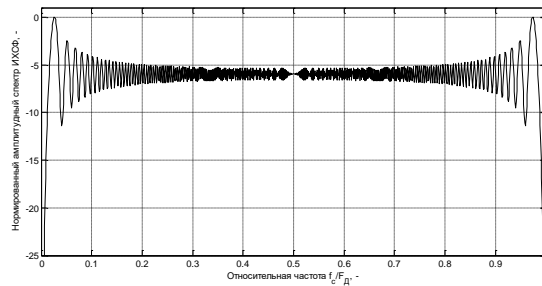


Рис. 3. Нормированный амплитудный спектр импульсной характеристики СФ, согласованного с комплексным ЛЧМ-сигналом

Результаты моделирования. Проведем анализ работы показанной выше схемы и рассмотрим полученные результаты моделирования. При моделировании (software co-simulation) были использованы блоки, совместимые с ПЛИС Xilinx xc4vsx35-10f866 (отладочная плата серии ML402). При этом необходимо понимать, что данная схема может быть применима также к другим ПЛИС 4-го поколения. Для более старшего поколения ПЛИС (серии Virtex7, Kintex7 и т.д.) некоторые блоки должны быть обновлены до более новых версий (например, Fast Fourier Transform 7.1, необходимо заменить на Fast Fourier Transform 8.0).

На рис. 4 показаны временные диаграммы некоторых сигналов модели СФ на блоках Xilinx System Generator for DSP, собранной в соответствии со схемой из рис. 1. Здесь «s_in_RE» соответствует $\text{Re}[\dot{s}_{in}(n)]$, «S_RE» – $\text{Re}[\dot{S}_{in}(k)]$, «Smult_RE» – $\text{Re}[\dot{S}_{mult}(k)]$, «S_out_dB» = $20\log_{10} A(n)$.

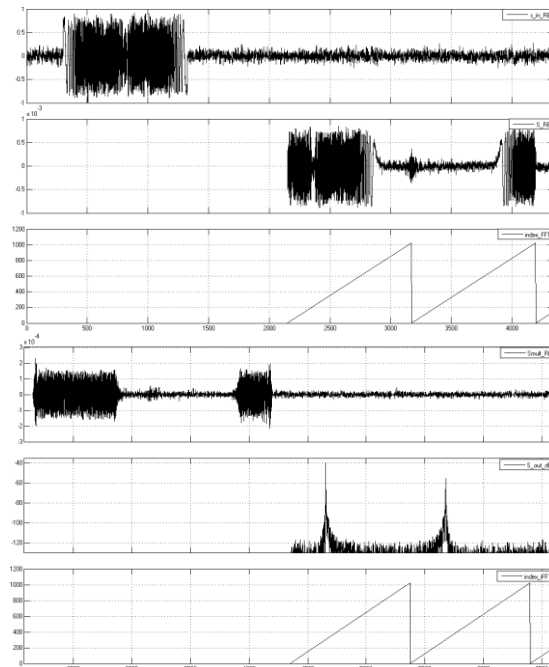


Рис. 4. Временные диаграммы работы модели СФ на блоках Xilinx System Generator for DSP

В данном случае принимаемый сигнал имел задержку 300 отсчетов, и по причине того, что размер окна БПФ соответствовал длине опорного сигнала (1024 отсчета), отклик СФ после ДО имеет одну составляющую в первом периоде БПФ и другую – во втором. Для устранения данного эффекта необходимо применять алгоритм со «скользящим» окном, либо иметь в наличии несколько СФ, работающих с разной начальной задержкой, перекрывающих полностью окно анализа.

На рис. 5 приведены результаты работы программно-аппаратной модели как для одиночного точечного объекта, так и для трех точечных объектов.

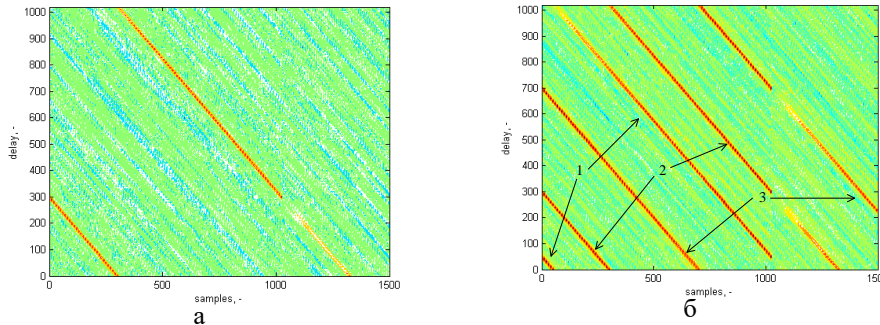


Рис. 5. Отклик СФ при ОСШ = 0 дБ: а) для одиночного точечного объекта с задержкой 300 отсчетов, б) для трех точечных объектов с задержками 50 (1), 300 (2) и 700 (3) отсчетов

Входные каскады цифрового СФ для реализации на ПЛИС были выполнены на основе вычислений 16-битной точности, что значительно уменьшает затраты, жертвуя эффективностью вычислений для частот сигнала, близких к частоте дискретизации. В табл. 1 приведено количество потребляемых ресурсов для одного блока БПФ для разрядностей: 8, 16, 32 бит.

Таблица 1

Используемые ресурсы ПЛИС для блока БПФ

Название ресурса	Регистры	4-входовые LUT	FIFO16/ RAMB16	DSP48
Разрядность, бит				
8	2433	2977	2	12
16	3245	4584	3	16
32	8573	10449	6	48

Было проведено моделирование зависимости выходного ОСШ от входного при обработке одиночного ЛЧМ-импульса. При этом были получены результаты для аналитической зависимости $OS_{\text{ВЫХ}}(OS_{\text{ВХ}})$ с линейным и квадратичным ДО, а также получена функция $OS_{\text{ВЫХ}}(OS_{\text{ВХ}})$ для разрабатываемой схемы СФ в System Generator с квадратичным ДО (см. рис. 6).

Относительно большие значения доверительных интервалов связаны с небольшой генеральной выборкой для каждого входного ОСШ (по 10 реализаций сигнала для каждого значения). Однако, несмотря на это, результаты из рис.6 позволяют сделать несколько выводов: 1) практически линейный характер зависимости выходного ОСШ от входного, 2) квадратичное ДО обеспечивает не только уменьшение затрат ресурсов ПЛИС, но и увеличивает ОСШ_{ВЫХ} вместе с крутизной функции $OS_{\text{ВЫХ}}(OS_{\text{ВХ}})$, 3) для достоверного приема сигнала необходимо обеспечить значения входного ОСШ как минимум -16дБ, как для схемы с линейным ДО, так и с квадратичным.

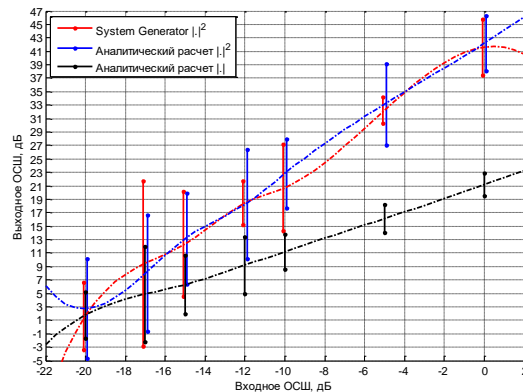


Рис. 6. Зависимость выходного ОСШ от входного

В табл. 2 приведено количество потребляемых ресурсов для всей схемы СФ, представленной на рис. 2, где вычисления выполняются с 16-битной точностью.

Таблица 2

Используемые ресурсы ПЛИС для полной схемы СФ

Название ресурса	Использование	Общее число	Процент от общего числа, %
Регистры	12867	30720	41
4-входовые LUT	16203	30720	52
FIFO16/RAMB16	11	192	5
DSP48	90	192	46

Заключение. Рассматриваемая цифровая система согласованной фильтрации была проанализирована для реализации на ПЛИС Xilinx Virtex 4 и может работать на тактовых частотах до 148 МГц. Для увеличения тактовой частоты необходимо оптимизировать реализацию блоков БПФ, комплексного умножителя и ДО, что повлечет за собой увеличение используемых ресурсов ПЛИС, а также увеличение задержки получения отклика СФ.

В результате анализа погрешностей работы разработанной модели можно заключить, что ошибка значений отклика СФ на выходе ДО не превышает 10 % по сравнению с аналитическими результатами для квадратичного ДО. Стоит также отметить, что применение квадратичного ДО в разработанной схеме обеспечивает не только уменьшение затрат ресурсов ПЛИС, но и увеличивает ОСШ_{ВЫХ} вместе с крутизной функции ОСШ_{ВЫХ}(ОСШ_{ВХ}). Анализ зависимости ОСШ_{ВЫХ}(ОСШ_{ВХ}) показал, что для достоверного приема сигнала необходимо обеспечить значения входного ОСШ как минимум -16дБ, как для схемы с линейным ДО, так и с квадратичным.

Для реализации конфигурируемого СФ, способного в процессе работы настраиваться на различные радиосигналы, существуют методы оптимизации структуры согласованного цифрового фильтра с изменяемыми коэффициентами [18]. Для того, чтобы реализовать схему с длительным когерентным накоплением отраженного сигнала от радиолокационных целей можно применять алгоритмы, рассмотренные в работе [19]. Способы уменьшения боковых лепестков и улучшения энергетике отклика СФ описаны в работе [20]. Таким образом при реализации алгоритмов ЦОС на ПЛИС, в том числе и представленного алгоритма согласованной фильтрации в частотной области, необходимо искать компромисс между производительностью схемы и затратами цифровых компонентов при ее реализации.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. *Cook C., Bernfeld M.* Radar signals. An Introduction to Theory and Application. – London : Academic Press Inc., 2012. – 568 p.
2. Патент № 2685972 РФ. МПК H03M 1/00. № 2017142004. Способ и устройство фильтрации частотно-модулированных сигналов / *Володин И.Н.* Акционерное общество "Все-российский научно-исследовательский институт радиотехники". Заявл. 01.12.2017; Оpubл. 23.04.2019.
3. *Alland S. et al.* Interference in automotive radar systems: Characteristics, mitigation techniques, and current and future research // *IEEE Signal Processing Magazine*. – 2019. – Vol. 36, No. 5. – P. 45-59.
4. *Harris F.J.* Multirate signal processing for communication systems. – 2nd ed. – Alsbjergvej (Denmark): CRC Press, 2022. – 557 p.
5. *Wang H. et al.* Adaptive channel-matched detection for C-band 64-Gbit/s optical OOK system over 100-km dispersion-uncompensated link // *Journal of Lightwave Technology*. – 2020. – Vol. 38, No. 18. – P. 5048-5055.
6. *Xin W. et al.* Several Implementation Methods of Signal Processing Algorithm Based on FPGA // *IOP Conference Series: Materials Science and Engineering*. – IOP Publishing, 2019. – Vol. 565, No. 1. – P. 012010.
7. *Xu Y., Shuang K.* Implementation of high order matched filter on a FPGA chip // 2011 4th International Congress on Image and Signal Processing. – IEEE, 2011. – Vol. 5. – P. 2526-2530.
8. *Бахчевников В.В., Деркачев В.А., Бакуменко А.Н.* Способ использования средств быстрого прототипирования для реализации сверточной нейронной сети на ПЛИС // *Известия Южного федерального университета. Технические науки*. – 2020. – №. 3 (213). – P. 146-156.
9. *Бахчевников В.В., Деркачев В.А., Бакуменко А.Н.* Метод разработки искусственных нейронных сетей для прототипирования на ПЛИС с помощью средств Xilinx System Generator и Matlab // *Компьютерные и информационные технологии в науке, инженерии и управлении "КомТех-2020"*. – 2020. – P. 462-468.
10. *Mittal S., Gupta S., Dasgupta S.* System generator: The state-of-art FPGA design tool for dsp applications // Third International Innovative Conference on Embedded Systems, Mobile Communication And Computing (ICEMC2 2008). – 2008. – P. 187-190.
11. *Diouri O. et al.* Comparison study of hardware architectures performance between FPGA and DSP processors for implementing digital signal processing algorithms: Application of FIR digital filter // *Results in Engineering*. – 2022. – Vol. 16. – P. 100639.
12. *Baker Z.K., Gokhale M.B., Tripp J.L.* Matched filter computation on FPGA, Cell and GPU // 15th Annual IEEE Symposium on Field-Programmable Custom Computing Machines (FCCM 2007). – IEEE, 2007. – P. 207-218.
13. *Chanda V.B., Chakravarti M., Roy K.* Range mapping of moving target by implementing matched filter in FPGA // 2011 Annual IEEE India Conference. – IEEE, 2011. – P. 1-4.
14. *Chang A. et al.* Design and analysis of single-bit ternary matched filter // *Wireless Personal Communications*. – 2019. – Vol. 106. – P. 1915-1929.
15. *Sack M., Ito M.R., Cumming I.G.* Application of efficient linear FM matched filtering algorithms to synthetic aperture radar processing // *IEE Proceedings F (Communications, Radar and Signal Processing)*. – IET Digital Library, 1985. – Vol. 132, No. 1. – P. 45-57.
16. *Wu L. et al.* ISAR imaging of targets with complex motion based on discrete chirp Fourier transform for cubic chirps // *IEEE Transactions on Geoscience and Remote Sensing*. – 2012. – Vol. 50, No. 10. – P. 4201-4212.
17. *Othman M.A.B., Belz J., Farhang-Boroujeny B.* Performance analysis of matched filter bank for detection of linear frequency modulated chirp signals // *IEEE Transactions on Aerospace and Electronic Systems*. – 2017. – Vol. 53, No. 1. – P. 41-54.
18. *Артемов В.В., Круглов А.В., Сорокин И.А.* Оптимизация структуры согласованного цифрового фильтра с изменяемыми коэффициентами при реализации на программируемых логических интегральных схемах // *Высокие технологии атомной отрасли. Молодежь в инновационном процессе*. – 2021. – С. 120-123.
19. *Козлов С.В., Кыюнг Л.В.* Алгоритмы длительного когерентного накопления отраженного сигнала при ненулевых высших производных дальности до радиолокационной цели в спектральной области // *Доклады Белорусского государственного университета информатики и радиоэлектроники*. – 2021. – Т. 19, №. 5. – С. 35-44.
20. *Pollakowski M., Ermert H.* Chirp signal matching and signal power optimization in pulse-echo mode ultrasonic nondestructive testing // *IEEE transactions on ultrasonics, ferroelectrics, and frequency control*. – 1994. – Vol. 41, No. 5. – P. 655-659.

REFERENCES

1. Cook C., Bernfeld M. Radar signals. An Introduction to Theory and Application. London: Academic Press Inc., 2012, 568 p.
2. Volodin I.N. Patent № 2685972 RF. MPK H03M 1/00. № 2017142004. Sposob i ustroystvo fil'tratsii chastotno-modulirovannykh signalov [Patent No. 2685972 of the Russian Federation. IPC H03M 1/00. No. 2017142004. Method and device for filtering frequency-modulated signals]. Joint-Stock Company "All-Russian Scientific Research Institute of Radio Engineering". Declared on 01.12.2017; Published on 23.04.2019.
3. Alland S. et al. Interference in automotive radar systems: Characteristics, mitigation techniques, and current and future research, *IEEE Signal Processing Magazine*, 2019, Vol. 36, No. 5, pp. 45-59.
4. Harris F.J. Multirate signal processing for communication systems. 2nd ed. Alsbjergvej (Denmark): CRC Press, 2022, 557 p.
5. Wang H. et al. Adaptive channel-matched detection for C-band 64-Gbit/s optical OOK system over 100-km dispersion-uncompensated link, *Journal of Lightwave Technology*, 2020, Vol. 38, No. 18, pp. 5048-5055.
6. Xin W. et al. Several Implementation Methods of Signal Processing Algorithm Based on FPGA, *IOP Conference Series: Materials Science and Engineering*. IOP Publishing, 2019, Vol. 565, No. 1, pp. 012010.
7. Xu Y., Shuang K. Implementation of high order matched filter on a FPGA chip, *2011 4th International Congress on Image and Signal Processing*. IEEE, 2011, Vol. 5, pp. 2526-2530.
8. Bakhchevnikov V.V., Derkachev V.A., Bakumenko A.N. Sposob ispol'zovaniya sredstv bystrogo prototipirovaniya dlya realizatsii svertochnoy neyronnoy seti na PLIS [A method of using rapid prototyping tools to implement a convolutional neural network on FPGA], *Izvestiya Yuzhnogo federal'nogo universiteta. Tekhnicheskie nauki* [Izvestiya Yuzhnogo federal'nogo universiteta. Technical sciences], 2020, No. 3 (213), pp. 146-156.
9. Bakhchevnikov V.V., Derkachev V.A., Bakumenko A.N. Metod razrabotki iskusstvennykh neyronnykh setey dlya prototipirovaniya na PLIS s pomoshch'yu sredstv Xilinx System Generator i Matlab [A method for developing artificial neural networks for prototyping on FPGAs using Xilinx System Generator and Matlab], *Komp'yuternye i informatsionnye tekhnologii v nauke, inzhenerii i upravlenii" KomTekh-2020"* [Computer and information technologies in science, engineering and management"Komtech-2020"], 2020, pp. 462-468.
10. Mittal S., Gupta S., Dasgupta S. System generator: The state-of-art FPGA design tool for dsp applications, *Third International Innovative Conference On Embedded Systems, Mobile Communication And Computing (ICEMC2 2008)*, 2008, pp. 187-190.
11. Diouri O. et al. Comparison study of hardware architectures performance between FPGA and DSP processors for implementing digital signal processing algorithms: Application of FIR digital filter, *Results in Engineering*, 2022, Vol. 16, pp. 100639.
12. Baker Z.K., Gokhale M.B., Tripp J.L. Matched filter computation on FPGA, Cell and GPU, *15th Annual IEEE Symposium on Field-Programmable Custom Computing Machines (FCCM 2007)*. IEEE, 2007, pp. 207-218.
13. Chanda V.B., Chakravarti M., Roy K. Range mapping of moving target by implementing matched filter in FPGA, *2011 Annual IEEE India Conference*. IEEE, 2011, pp. 1-4.
14. Chang A. et al. Design and analysis of single-bit ternary matched filter, *Wireless Personal Communications*, 2019, Vol. 106, pp. 1915-1929.
15. Sack M., Ito M.R., Cumming I.G. Application of efficient linear FM matched filtering algorithms to synthetic aperture radar processing, *IEE Proceedings F (Communications, Radar and Signal Processing)*. IET Digital Library, 1985, Vol. 132, No. 1, pp. 45-57.
16. Wu L. et al. ISAR imaging of targets with complex motion based on discrete chirp Fourier transform for cubic chirps, *IEEE Transactions on Geoscience and Remote Sensing*, 2012, Vol. 50, No. 10, pp. 4201-4212.
17. Othman M.A.B., Belz J., Farhang-Boroujeny B. Performance analysis of matched filter bank for detection of linear frequency modulated chirp signals, *IEEE Transactions on Aerospace and Electronic Systems*, 2017, Vol. 53, No. 1, pp. 41-54.

18. Artem'ev V.V., Kruglov A.V., Sorokin I.A. Optimizatsiya struktury soglasovannogo tsifrovogo fil'tra s izmenyaemyimi koeffitsientami pri realizatsii na programmiruemykh logicheskikh integral'nykh skhemakh [Optimization of the structure of a matched digital filter with variable coefficients when implemented on programmable logic integrated circuits], *Vysokie tekhnologii atomnoy otrasli. Molodezh' v innovatsionnom protsesse* [High technologies of the nuclear industry. Youth in the innovation process], 2021, pp. 120-123.
19. Kozlov S.V., Kyong L.V. Algoritmy dlitel'nogo kogherentnogo nakopleniya otrazhennogo signala pri nenulevykh vysshikh proizvodnykh dal'nosti do radiolokatsionnoy tseli v spektral'noy oblasti [Algorithms for long-term coherent accumulation of the reflected signal with non-zero higher derivatives of the range to the radar target in the spectral region], *Doklady Belorusskogo gosudarstvennogo universiteta informatiki i radioelektroniki* [Reports of the Belarusian State University of Informatics and Radioelectronics], 2021, Vol. 19, No. 5, pp. 35-44.
20. Pollakowski M., Ermert H. Chirp signal matching and signal power optimization in pulse-echo mode ultrasonic nondestructive testing, *IEEE transactions on ultrasonics, ferroelectrics, and frequency control*, 1994, Vol. 41, No. 5, pp. 655-659.

Статью рекомендовал к опубликованию д.т.н. А.В. Боженюк.

Бахчевников Валентин Владимирович – Южный федеральный университет; e-mail: bahchevnikov@sfedu.ru; г. Таганрог, Россия; тел.: +79518289271; ст. преподаватель.

Деркачев Владимир Александрович – e-mail: vderkachev@sfedu.ru; тел.: +79614154733; ассистент.

Бакуменко Алексей Николаевич – e-mail: baku@sfedu.ru; тел.: +79886031853; ассистент.

Bakhchevnikov Valentin Vladimirovich – Southern Federal University; e-mail: bahchevnikov@sfedu.ru; Taganrog, Russia; phone: +79518289271; senior lecturer.

Derkachev Vladimir Aleksandrovich – e-mail: vderkachev@sfedu.ru; phone: +79614154733; assistant.

Bakumenko Aleksej Nikolaevich – e-mail: baku@sfedu.ru; phone: +79886031853; assistant.

УДК 53.098

DOI 10.18522/2311-3103-2023-2-165-174

И.В. Малышев, Н.В. Паршина, А.А. Охотникова

**ИСПОЛЬЗОВАНИЕ ОРТОГОНАЛЬНЫХ СИЛЬНЫХ ЭЛЕКТРИЧЕСКИХ
И МАГНИТНЫХ ПОЛЕЙ ДЛЯ СОЗДАНИЯ
ЧАСТОТНО-ПРЕОБРАЗОВАТЕЛЬНЫХ УСТРОЙСТВ
АВТОДИННОГО ТИПА**

В рамках дрейфово-диффузионной модели переноса носителей в объёме полупроводников типа $A^{III}B^V$, при внешнем воздействии сильных постоянных электрических и магнитных полей, ортогонально ориентированных относительно друг друга, предложен новый принцип применения обнаруженных эффектов, в которых учитываются нелинейности выходных параметров рабочего чипа, что приводит к возможности создания новых полупроводниковых структур, управляемых магнитным полем (МУПС). Ранее диффузионная компонента плотности выходного тока не учитывалась как отдельный эффект, возникающий при ортогональном воздействии сильных электрических и магнитных компонент, что было впервые рассмотрено в настоящей работе. Показано, что эта компонента входит в состав индукционного поперечного выходного тока и может быть рассмотрена, как самостоятельный эффект. В основе предложенного практического применения лежат классические соотношения, описывающие компонентное пространственное представление энергозависимости эффективной массы и параметров кинетических уравнений дрейфа и разогрева носителей в объёме структуры высокоподвижных полупроводников типа $A^{III}B^V$. (Зависимость от энергии величины обратной эффективной массы получена в предположении утяжеления этого параметра в рамках двухдоллинного представления. Однако, механизм такого увеличения детально не рассматривается, а учиты-