

Раздел V. Техническое зрение

УДК 004.318:004.93:004.383

DOI 10.18522/2311-3103-2021-1-259-271

Н.А. Бочаров, А.Г. Зуев, О.А. Славин

ПРОИЗВОДИТЕЛЬНОСТЬ МИКРОПРОЦЕССОРА ЭЛЬБРУС-8СВ ДЛЯ РЕШЕНИЯ ЗАДАЧ ТЕХНИЧЕСКОГО ЗРЕНИЯ В УСЛОВИЯХ ОГРАНИЧЕНИЙ ЭНЕРГОПОТРЕБЛЕНИЯ

Исследования в области создания специализированных вычислительных комплексов для роботов ведутся во многих мировых научных центрах и в том числе в нашей стране. Развитие возможностей сенсорных систем, систем глобальной навигации, рост вычислительной мощности и совершенствование алгоритмов позволяют создавать бортовые вычислительные комплексы, обладающие широкими интеллектуальными возможностями. Важной, но нерешенной проблемой остается оснащение таких вычислительных комплексов микропроцессорами отечественного производства. Появление отечественных вычислительных и программных средств нового поколения, таких как микропроцессор «Эльбрус-8СВ» и ОС «Эльбрус» открывает новые возможности для разработчиков робототехнических комплексов. Пиковая производительность микропроцессора «Эльбрус-8СВ» составляет более 0,25 ТФлопс двойной точности, что позволяет решать вычислительно сложные задачи, например задачи технического зрения, на микропроцессоре. Другим важным требованием бортовой вычислительной техники, помимо вычислительной мощности, является низкое энергопотребление. Как правило, на микропроцессорах общего назначения высокая вычислительная мощность невозможна при низком энергопотреблении, и для решения вычислительно сложных задач технического зрения используются специализированные процессоры, например, векторные или нейропроцессоры. Для снижения энергопотребления микропроцессоров общего назначения существуют специальные методы, среди которых авторами были рассмотрены: отключение физических ядер, снижение тактовой частоты, отключение конвейера, отключение синхросигналов в состоянии простоя. Авторами рассмотрены типовые задачи технического зрения, решаемые бортовыми вычислительными комплексами. Проведены экспериментальные исследования по оценке энергопотребления и времени выполнения алгоритмов технического зрения при снижении тактовой частоты и отключения ядер микропроцессора. Эксперименты показали возможность снижения энергопотребления ядер микропроцессора Эльбрус-8СВ на 36-46% с увеличением времени выполнения программ. По результатам эксперимента сделаны выводы о применимости микропроцессора Эльбрус-8СВ для создания перспективных бортовых вычислительных комплексов, имеющих возможность работы как в режиме высокой производительности, так и пониженного энергопотребления. Полученные авторами результаты говорят о перспективах импортозамещения в области робототехники.

Бортовые вычислительные комплексы; робототехника; энергопотребление; Эльбрус; техническое зрение.

N.A. Bocharov, A.G. Zuev, O.A. Slavin

PERFORMANCE OF THE ELBRUS-8SV MICROPROCESSOR FOR TECHNICAL VISION TASKS UNDER POWER CONSTRAINTS

Research in the field of creating specialized computing systems for robots is conducted in many world scientific centers, including our country. The development of capabilities of sensor systems, global navigation systems, growth of computing power and improvement of algorithms allow creating onboard computing systems with broad intellectual capabilities. An important, but

unsolved problem remains the equipping of such computing systems with domestically produced microprocessors. The emergence of domestic computing systems and software of the new generation, such as microprocessor "Elbrus-8SV" and OS "Elbrus" opens up new opportunities for developers of robotic complexes. The peak performance of "Elbrus-8SV" microprocessor is more than 0.25 TFLOPS of double precision, which allows solving computationally complex tasks, such as technical vision tasks, on the microprocessor. Another important requirement of onboard computing technology, in addition to computational power, is low power consumption. As a rule, on general-purpose microprocessors, high performance is impossible with low power consumption, and specialized processors, such as vector or neuroprocessors, are used to solve computationally complex technical vision tasks. To reduce the power consumption of general-purpose microprocessors, there are special methods, among which the authors considered: switching off the physical cores, reducing the clock frequency, switching off the pipeline, switching off synchronous pulses in the idle state. The authors reviewed typical technical vision tasks solved by onboard computing systems. An experiment was conducted to estimate power consumption and execution time of vision algorithms when the clock frequency is reduced and the microprocessor cores are switched off. The experiments showed the possibility to decrease the power consumption of the Elbrus-8SV microprocessor cores by 36-46% with an increase in the program execution time. Based on the results of the experiment, conclusions were made about the applicability of the Elbrus-8SV microprocessor for creating advanced onboard computing systems with the ability to operate both in high performance mode and with reduced power consumption. The results obtained by the authors indicate the prospects of import substitution in the field of robotics.

Onboard computing systems; robotics; power consumption; Elbrus; technical vision.

Введение. Управление современными автономными робототехническими комплексами (РТК) осуществляются с помощью специализированных вычислительных комплексов. Развитие возможностей сенсорных систем, систем глобальной навигации, рост вычислительной мощности и совершенствование алгоритмов позволяют создавать вычислительные комплексы РТК, обладающие широкими интеллектуальными возможностями. Появление отечественных вычислительных и программных средств нового поколения, таких как микропроцессор «Эльбрус-8СВ» [1] с ОС «Эльбрус» [2] открыло новые возможности для вычислительных комплексов РТК, разрабатываемых на основе отечественных вычислительных средств. Одной из важных задач бортовой вычислительной техники является задача снижения энергопотребления при сохранении вычислительной мощности.

В данной статье рассмотрены пути снижения энергопотребления вычислительных комплексов на базе микропроцессора Эльбрус-8СВ. На программных моделях задач технического зрения проведено экспериментальное исследование по оценке влияния отключения ядер и снижения тактовой частоты на энергопотребление микропроцессора и время выполнения программ.

Микропроцессор Эльбрус-8СВ

Архитектура «Эльбрус» (E2k) – оригинальная лицензионно-чистая отечественная разработка, в которой реализованы передовые технологии [3]:

- ◆ архитектура основана на принципе широкого командного слова (Very Large Instruction Word, VLIW [4]), предполагающего одновременное исполнение множества операций обработки информации (до 23 операций для скалярных данных и до 33 операций для векторных форматов) за один такт;
- ◆ использование принципов явного параллельного исполнения команд (Explicitly Parallel Instruction Computing, EPIC), предполагающих передачу функций распараллеливания вычислений оптимизирующему компилятору, позволяющему обеспечить максимальную производительность используемого микропроцессора;
- ◆ обеспечение в микропроцессоре многоуровневой системы параллелизма, включающей параллелизм операций, векторный параллелизм, параллелизм потоков управления на общей памяти, параллелизм задач;

- ♦ обеспечение эффективной двоичной совместимости с архитектурой микропроцессора Intel x86 на базе скрытой динамической трансляции кодов, обеспечиваемой аппаратной поддержкой;

- ♦ развитая аппаратная поддержка защищенных вычислений (модульного программирования), существенно облегчающая работу программистов при создании больших программных комплексов с ограниченными сроками исполнения.

Ключевая черта архитектуры «Эльбрус» – так называемое явное управление параллелизмом, когда компилятор, зная внутреннее устройство процессора, сам определяет распределение операций по ядрам микропроцессора и возможность их одновременного исполнения. В традиционных архитектурах типа RISC или CISC на вход процессора поступает поток инструкций, которые рассчитаны на последовательное исполнение. Процессор может в определенной мере детектировать независимые операции и запускать их параллельно и даже менять их порядок.

Микропроцессор Эльбрус-8СВ предназначен для использования в многопроцессорных системах с когерентной распределенной общей оперативной памятью, в которых каждый микропроцессор Эльбрус-8СВ имеет локальную секцию оперативной памяти, а доступ к секциям оперативной памяти других микропроцессоров выполняется через межпроцессорные каналы. До 4 микропроцессоров могут быть объединены в многопроцессорную систему простым соединением межпроцессорных каналов. Основные характеристики микропроцессора Эльбрус-8СВ приведены в табл. 1.

Таблица 1

Основные характеристики микропроцессора Эльбрус-8СВ

Количество процессорных ядер	8
Рабочая частота процессорного ядра, МГц	1500
Пиковая производительность для одинарной точности, Gflops, не менее	570
Динамическая потребляемая мощность, Вт, не более	90

Особенности реализации программ на Эльбрусе. Фундаментом программной платформы Эльбрус является оптимизирующий компилятор. Производительность достигается не только за счёт аппаратуры, но и за счёт компилятора, который строит эффективный код.

Основная функция оптимизирующего компилятора – преобразования исходного алгоритма программы для построения наиболее эффективного исполнимого кода. Данные преобразования называются оптимизациями. Компилятор применяет оптимизации не произвольным образом, а в составе пакетных наборов, согласованных между собой. Данные наборы также называются уровнями оптимизации.

Самые низкие уровни включают минимум оптимизаций и выдают код, который проще всего анализировать. Более высокие уровни генерируют более быстрый код. Чем выше уровень, тем больше времени тратится на сам процесс компиляции.

Основными отличительными особенностями оптимизации кода для платформы Эльбрус являются [5]: повышенные требования к объему оптимизируемого кода (простор для обнаружения параллелизма); потребность в информации о вероятностях ветвлений и траекторий исполнения кода; повышенная чувствительность к блокировкам по неготовности данных, читаемых из памяти; большее количество вычислительных устройств и регистров; требование точности планирования [6]. По этим причинам среди хорошо известных универсальных техник компиляторной оптимизации кода можно выделить несколько, потребовавших особых решений при реализации из-за специфики архитектуры:

- ◆ инлайн-подстановка функций [7];
- ◆ раскрутка циклов;
- ◆ заблаговременная подкачка данных и кода из памяти [8].

Оптимизирующим компилятором производится точное планирование операций по исполняемым устройствам. Для блоков кода строится ориентированный граф зависимостей операций, в котором узлам соответствуют операции, дугам зависимости, причем каждой дуге приписывается длительность задержки от операции-источника до операции-приемника. Далее операции распределяются по широким командам так, чтобы все длительности задержек между ними были строго выдержаны.

Заметим, что порядок планирования операций, характерный для процессоров Out-of-Order Superscalar, соответствует «жадному алгоритму» планирования фронта готовых операций при обработке линейных участков кода проходом сверху вниз. Преимущество компиляторного подхода в том, что можно использовать различные алгоритмы планирования.

Кроме планирования операций необходимо произвести распределение регистров, т. е. заменить виртуальные регистры, используемые в промежуточном представлении, аппаратными регистрами. Это очень важная функция оптимизации, существенно влияющая на производительность компилируемой программы. На практике распределение регистров возможно как перед планированием, так и после него, причем каждый из подходов имеет свои дефекты. В компиляторе lcc после исследований и экспериментов был реализован комбинированный алгоритм планирования и распределения регистров, показавший преимущество перед раздельными алгоритмами [9].

Наряду с параллелизмом отдельных операций архитектура «Эльбрус» поддерживает параллелизм упакованных данных (векторные операции) и параллелизм потоков управления, которые также требуют поддержки в компиляторах.

Моделируемые задачи технического зрения. На сегодняшнем уровне развития теории и практики технического зрения стереоскопическое восприятие является стандартным решением как при разработке систем робототехнической навигации в целом, так и при составлении цифровой модели рельефа, в частности [10–13]. Оно реализуется преимущественно с использованием двух отстоящих друг от друга камер, стереопары, позволяющих создать два плоских изображения одной и той же сцены. Анализ стереопар позволяет выявить трехмерные объекты, расположенные на пути следования РТК, вычислить расстояния до препятствий, а также провести их идентификацию.

Основной процедурой в системе стереоскопического зрения является стереотождество (correspondence problem) – нахождение на изображениях, полученных различными камерами, соответствующих областей. К сожалению, следует отметить, что в целом задача стереотождества далека от возможности создания универсального алгоритма решения. Даже для простейших модельных задач эта процедура не является тривиальной и однозначной. Однако при некоторых ограничениях на параметры задачи решение может быть найдено.

На практике чаще всего приходится решать задачу распознавания в условиях недостаточности информации и распознавание объектов сложной геометрической конфигурации. Процедура обнаружения трехмерных препятствий в этом случае дополняется анализом проекций облака общих точек стереопар. Таким образом трехмерная задача переводится в более удобную для анализа 2D - плоскость (рис. 1).

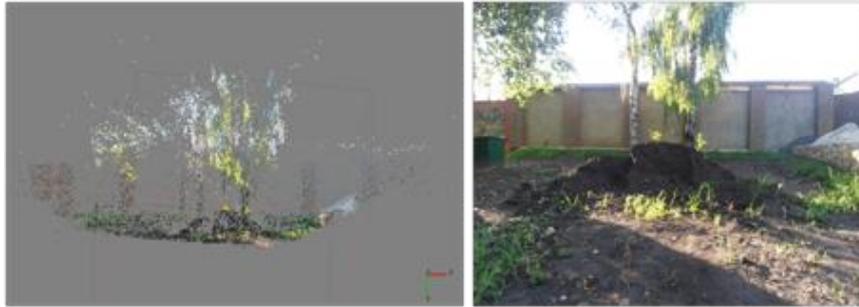


Рис. 1. Фронтальная проекция облака точек (слева), изображение сцены (справа)

Реализация программных средств системы стереозрения основывается на использовании библиотеки OpenCV (Open Source Computer Vision Library), включающей множество алгоритмов компьютерного зрения с открытым исходным кодом, которая написана на языке высокого уровня (C/C++). При ее портировании на архитектуру Эльбрус с использованием функций библиотеки EML была проведена оптимизация для выполнения следующих операций обработки графических данных:

- ◆ непосредственный вызов соответствующей функции из библиотеки EML;
- ◆ написание фрагментов текста, использующих функции EML.

Основным методом стереорекострукции является использование алгоритма сопоставления блоков. OpenCV поддерживает две реализации этого алгоритма: StereoBM и полуглобальное блочное сопоставление (SGBM). Оба алгоритма похожи, но у них есть различия.

StereoBM предпочтителен на изображениях с четкой текстурой (например, изображение дерева), а StereoSGBM на изображениях с более гладкими текстурами (например, изображение коридора) за счет сопоставления на субпиксельном уровне. Эти два алгоритма были промоделированы с использованием портированной на архитектуру Эльбрус библиотеки OpenCV 3.2.0.

Для моделирования задачи распознавания образов была использована система распознавания документов Smart IDReader [14–15], которая позволяет распознавать документы, удостоверяющие личность, на различных платформах. Доступные режимы распознавания позволяют извлекать данные держателя документа из последовательности кадров видеоролика, цифровых фото или отсканированных изображений документов [16].

Система запускается в серверном режиме, предполагающим что система работает на многоядерном устройстве достаточно большой вычислительной мощностью, на котором можно параллельно запустить несколько независимых процессов распознавания документов. В таком режиме система полностью загружает устройство и демонстрирует максимальную производительность.

Распараллеливание вычислений выполнялось на максимально доступное число потоков при помощи библиотеки tbb. Для этого использовались стандартные методы из библиотеки tbb, такие как `parallel_for`, позволяющий распараллелить цикл `for`, и `task_group`, позволяющий создать набор из нескольких независимых задач, которые затем могут выполняться параллельно.

Были распараллелены этапы поиска документа на изображении (на основе алгоритма Виолы и Джонса), определения конкретного типа документа на изображении (при помощи сравнения документа с шаблоном с помощью расширенного алгоритма RANSAC), поиска текстовых полей (выполняется независимо в каждой из частей документа), а также сегментации и распознавания текстовых полей на основе нейронных сетей. В случае алгоритма Виолы и Джонса и метода определе-

ния типа документа удалось выполнить распараллеливание циклов, поскольку действия на каждой итерации цикла независимы. Поиск текстовых полей также выполняется независимо в каждой из частей документа, и может быть легко распараллелен. Сегментация и распознавание символов работают для каждого найденного поля независимо и также были распараллелены стандартными методами библиотеки *tbb*.

С помощью функций EML и интринсиков был реализован ряд операций, применяемых при низкоуровневой обработке изображений и распознавании образов:

- ◆ арифметические операции под отдельными пикселями изображения;
- ◆ масштабирование изображения;
- ◆ транспонирование изображения;
- ◆ поворот изображения;
- ◆ фильтрация изображения;
- ◆ умножение и сложение матриц вещественных чисел.

Рассмотренная система распознавания документов была скомпилирована из исходного кода с помощью *lcc* [17] версии 1.21.19 и работала в режиме совместимости с Эльбрус-8СВ. Распараллеливание выполнялось на максимально доступное число потоков при помощи библиотеки *tbb* [18]. Библиотека *tbb* является кросс-платформенной и была собрана *lcc* из исходного кода для процессоров семейства Эльбрус.

Таким образом, в работе рассматривается три алгоритма решения типовых задач технического зрения. С целью проведения разносторонней оценки, разработанные программные модели были скомпилированы в разных режимах, соответствующие наиболее распространенным конфигурациям в существующем ПО.

- ◆ Компиляция с распараллеливанием на максимальное число доступных ядер.
- ◆ Компиляция в однопоточном режиме.
- ◆ Компиляция в режиме совместимости.

Энергопотребление бортовых вычислительных комплексов. Характеристики энергопотребления микропроцессоров семейства «Эльбрус» являются одним из важнейших факторов при создании вычислительных комплексов (ВК) на их основе и имеют решающее значение при проектировании бортовой аппаратуры. Для бортовых ВК на основе микропроцессоров семейства «Эльбрус» выполнение таких требований возможно только при управлении энергопотреблением из операционной системы (ОС) с использованием специальной аппаратной поддержки [19].

Понизить энергопотребление микропроцессоров Эльбрус можно следующими способами:

- ◆ Снижение тактовой частоты.
- ◆ Отключение ядер микропроцессора.
- ◆ Отключение конвейера и синхроимпульсов процессорного ядра [20].
- ◆ Перевод микропроцессора в состояние сна [21, 22].

В работе [23], было показано, что отключение конвейера и синхроимпульсов процессорного ядра могут снизить потребление им энергии на 5,7 и 28 % соответственно по сравнению с работой в пустом цикле. В работе [20] показано, что использование специализированных программных средств в системе на четырехъядерном микропроцессоре позволяет снизить потребление мощности системой на 15 %. Перевод микропроцессора в состояние сна для понижения энергопотребления может осуществляться с помощью стандартных архитектурно-зависимых модулей Linux [24–25]. В данной работе рассматривается снижение энергопотребления на вычислительных ядрах микропроцессора за счет снижения тактовой частоты и отключения ядер.

В тестируемых вычислительных модулях на базе микропроцессора Эльбрус-8СВ номиналы питания памяти и ядер процессора контролируются по протоколу SMBus (System Management Bus). SMBus – последовательный протокол обмена данными для устройств питания. Односторонняя двухпроводная шина, обеспечивает коммуникацию. Основан на шине I2C, включающий два сигнала (тактовая частота и данные), и третий сигнал – прерывание. DC-DC источники TPS53819A, TPS53667 осуществляют контроль потребления питания.

Устройство TPS53667 [26] поддерживает требования к синхронизации шины PMBus как 100 кГц, так и 400 кГц. Связь через интерфейс PMBus устройства TPS53667 может поддерживать схему проверки ошибок пакетов (PEC), если это необходимо. Если мастер подает импульсы CLK для байта PEC, используется PEC. Если импульсы CLK отсутствуют перед STOP, PEC не используется. Устройство TPS53667 поддерживает множество команд из спецификации PMBus 1.1. Большинство параметров контроллера можно запрограммировать с помощью PMBus и сохранить как значения по умолчанию для дальнейшего использования.

Устройство TPS53667 [27] также поддерживает протокол SMBALERT. Протокол SMBALERT – это механизм, с помощью которого ведомое устройство (устройство TPS53667) может послать запрос к ведущему устройству шины. Ведущее устройство обрабатывает это событие и одновременно обращается ко всем ведомым устройствам на шине (которые поддерживают протокол). Только ведомое устройство, вызвавшее событие, подтверждает этот запрос. Хост выполняет модифицированную операцию приема байта, чтобы получить адрес подчиненного устройства. На этом этапе ведущее устройство может использовать команды состояния PMBus для запроса ведомого устройства, вызвавшего предупреждение. Устройство TPS53667 содержит энергонезависимую память, которая используется для хранения настроек конфигурации и коэффициентов масштабирования.

PMBus TPS53819A имеет семь внутренних настраиваемых 8-битных регистров, доступных пользователю. Хотя в логике TPS53819A PMBus нет возможности автоматического увеличения или уменьшения, можно разработать жесткий программный цикл для произвольного доступа к следующему регистру, независимо от того, к какому регистру обращались первым. Команды START и STOP формируют пакет данных, и при необходимости разрешается условие REPEAT START. Устройство может работать как в стандартном режиме (100 кб / с), так и в быстром (400 кб/с).

Номинальное напряжение микропроцессора составляет 0.9 В. В данной работе на тестируемом устройстве напряжение было повышено до 1.02 В, с целью более стабильной работы при изменении параметров.

Экспериментальные исследования по ограничению энергопотребления. Авторами были проведены экспериментальные исследования по оценке производительности с ограничением энергопотребления. На вычислительном комплексе, оснащенный микропроцессором Эльбрус-8СВ, были запущены программные модели технического зрения с одинаковыми входными данными.

Ограничение энергопотребления производилось путем ограничения тактовой частоты процессора и отключением физических ядер. Были рассмотрены конфигурации тактовой частоты 1500,1333,1200 и 1000 МГц и конфигурации с числом ядер 8, 4 и 2. Все проверки велись при напряжении 1.02 В.

Результатом работы программных моделей, решающих задачу стереорекострукции, является время построения карты смещений для пары изображений размером 640x480 пикселей. В программной модели распознавания образов рассчитывалось общее время обработки 500 изображений документов размером 1920x1080 пикселей. Результаты проведенного экспериментального исследования представлены в табл. 2, 3 и 4 соответственно.

Таблица 2

Результаты экспериментального исследования на модели StereoBM

Количество ядер	Тактовая частота, МГц	Время выполнения, мс	Среднее значение тока, А
8	1500	37	27,68
	1333	42	23,85
	1200	47	21,4
	1000	56	17,26
4	1500	41	25,31
	1333	47	21,84
	1200	51	19,87
	1000	59	15,67
2	1500	76	24,17
	1333	87	21,29
	1200	96	18,48
	1000	116	14,96

Программная модель алгоритма StereoBM была скомпилирована с максимальным распараллеливанием на все доступные ядра микропроцессора. Ожидалось, что существенный вклад в снижение энергопотребления внесет отключение ядер микропроцессора. Из таблицы видно, что максимальное сокращение энергопотребления, ожидаемо получилось на конфигурации с 2 активными ядрами и частотой 1000 МГц. Снижение энергопотребления составило 46 % при увеличении времени выполнения алгоритма на 214 %. Однако, снижение тактовой частоты с 1500 до 1333 МГц на конфигурации с 8 активными ядрами оказало такой же эффект на энергопотребление, как и отключение 6 ядер. При этом, время выполнения увеличилось только на 5 % при конфигурации 1333 МГц/8 ядер, а на конфигурации 1500 МГц/2 ядра увеличилось время выполнения на 105 %.

Таблица 3

Результаты экспериментального исследования на модели StereoSGBM

Количество ядер	Тактовая частота, МГц	Время выполнения, мс	Среднее значение тока, А
8	1500	1056	26,89
	1333	1172	22,85
	1200	1291	20,7
	1000	1523	16,57
4	1500	1056	24,81
	1333	1172	21,55
	1200	1290	19,66
	1000	1525	15,44
2	1500	1056	24,32
	1333	1174	21,21
	1200	1293	18,66
	1000	1529	15,01

Программная модель алгоритма StereoSGBM была собрана в однопоточном режиме. Соответственно ожидалось снижение энергопотребления в основном за счет снижения тактовой частоты. Как видно из таблицы, отключение ядер снижало энергопотребление микропроцессора не более чем на 12 %. За счет снижения тактовой частоты удалось добиться снижения энергопотребления в среднем на 38 %. Максимальное снижение энергопотребления составило 44 % на конфигурации 1000 МГц/2ядра при увеличении времени выполнения на 45 %.

Таблица 4

Результаты экспериментального исследования на модели SmartID

Количество ядер	Тактовая частота, МГц	Время выполнения, с	Среднее значение тока, А
8	1500	166	29,14
	1333	187	25,48
	1200	207	23,05
	1000	248	18,74
4	1500	326	26,19
	1333	365	22,52
	1200	405	20,34
	1000	490	16,31
2	1500	645	24,39
	1333	725	20,98
	1200	816	18,89
	1000	971	14,68

Программная модель алгоритма распознавания SmartID была собрана в режиме совместимости с Эльбрус-8С и использовала распараллеливание с помощью библиотеки *tbb* на максимально доступное число потоков. Из таблицы видно, что отключение ядер вызвало существенное замедление выполнения программы пропорционально количеству доступных ядер. Снижение тактовой частоты, в свою очередь, снижало время выполнения программы на 13–50 % при снижении энергопотребления на 13–36 %.

Заключение. В данной статье рассмотрен вопрос применимости микропроцессора «Эльбрус-8СВ» для решения вычислительно сложных задач технического зрения в бортовых вычислительных комплексах при ограничениях энергопотребления. Рассмотрены существующие методы снижения энергопотребления микропроцессора, такие как: отключение физических ядер, снижение тактовой частоты, отключение конвейера, отключение синхроимпульсов в состоянии простоя. В работе проведены экспериментальные исследования по оценке энергопотребления и времени выполнения алгоритмов технического зрения при снижении тактовой частоты и отключения ядер микропроцессора. Эксперименты показали возможность снижения энергопотребления ядер микропроцессора Эльбрус-8СВ на 36–46% с увеличением времени выполнения программ. Таким образом, можно говорить о применимости микропроцессора Эльбрус-8СВ для создания перспективных бортовых вычислительных комплексов, имеющих возможность работы как в режиме высокой производительности, так и пониженного энергопотребления. Результаты проведенного исследования говорят о перспективах импортозамещения в области робототехники.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. *Бычков И.Н., Чучко П.А.* Решения для средств вычислительной техники на основе процессора «Эльбрус-8СВ» // *Наноиндустрия.* – 2019. – № S89. – С. 57-59.
2. *Волконский В.Ю., Иванов М.А., Ким А.К., Семенухин С.В.* Комплекс программных средств антивирусной защиты компьютерных систем, функционирующих под управлением ОС семейства «Эльбрус» // *REDS: Телекоммуникационные устройства и системы.* – 2015. – Т. 5, № 3. – С. 282-285.

3. *Ким А.К., Перекатов В.И., Ермаков С.Г.* Микропроцессоры и вычислительные комплексы семейства "Эльбрус". – СПб.: Питер, 2013. – 272 с.
4. *Renan Augusto Starke, Andreu Carminati, Rymulo Silva de Oliveira*, Evaluation of a low overhead predication system for a deterministic VLIW architecture targeting real-time applications // *Microprocessors and Microsystems*. – 2017. – Vol. 49. – P. 1-8.
5. *Нейман-заде М.И., Волконский В.Ю.* Среды программирования и оптимизирующие компиляторы для компьютеров с микропроцессорами архитектуры «Эльбрус» // *Приборы*. – 2018. – № 8. – С. 21-29.
6. *Волконский В.Ю., Брегер А.В., Бучнев А.Ю., Грабежной А.В., Ермолицкий А.В., Муханов Л.Е., Нейман-заде М.И., Степанов П.А., Четверина О.А.* Методы распараллеливания программ в оптимизирующем компиляторе // *Вопросы радиоэлектроники. Сер. ЭВТ*. – 2012. – Вып. 3. – С. 63-88.
7. *Ермолицкий А.Е., Нейман-заде М.И., Четверина О.А., Маркин А.Л., Волконский В.Ю.* Агрессивная инлайн-подстановка функций для VLIW-архитектур // *Тр. ИСП РАН*. – 2015. – Т. 27. – Вып. 6.
8. *Волконский В.Ю., Грабежной А.В., Муханов Л.Е., Нейман-заде М.И.* Исследование влияния подсистемы памяти на производительность распараллеленных программ // *Вопросы радиоэлектроники. Сер. ЭВТ*. – 2011. – Вып. 3. – С. 22-37.
9. *Иванов Д.С.* Распределение регистров при планировании инструкций для VLIW-архитектур // *Программирование*. – 2010. – № 6. – С. 74-80.
10. *Букин А.Г., Лычагов А.С., Садеков Р.Н., Славин О.А.* Аппаратно-программный комплекс компьютерного зрения для решения задач навигации наземных подвижных объектов // *Гироскопия и навигация*. – 2015. – № 2. – С. 58-66.
11. *Бочаров Н.А., Парамонов Н.Б., Славин О.А., Янко Д.В.* Оценка перспектив использования вычислительных средств семейства «Эльбрус» при реализации алгоритмов распознавания в современных робототехнических комплексах // *Вопросы радиоэлектроники*. – 2018. – № 2. – С. 99-105.
12. *Suman Harapanahalli, Niall O Mahony, Gustavo Velasco Hernandez, Sean Campbell, Daniel Riordan, Joseph Walsh*, Autonomous Navigation of mobile robots in factory environment // *Procedia Manufacturing*. – 2019. – Vol. 38. – P. 1524-1531. – ISSN 2351-9789. – <https://doi.org/10.1016/j.promfg.2020.01.134>.
13. *Pileun Kim, Jisoo Park, Yong K. Cho, Junsuk Kang*, UAV-assisted autonomous mobile robot navigation for as-is 3D data collection and registration in cluttered environments // *Automation in Construction*. – 2019. – Vol. 106. – P. 102918. – ISSN 0926-5805. – <https://doi.org/10.1016/j.autcon.2019.102918>.
14. *Bulatov K., Arlazarov V., Chernov T., Slavin O., Nikolaev D.* Smart IDReader: Document Recognition in Video Stream // *The 14th IAPR International Conference on Document Analysis and Recognition (ICDAR 2017), CBDAR 2017: November 9–12, Kyoto, Japan, 2017*. – P. 39-44.
15. *Арлазаров В.В., Арлазаров В.Л., Булатов К., Николаев Д.П., Полевой Д., Славин О.* Система распознавания документов в видеопоследовательности // *Государственный реестр полезных моделей Российской Федерации*.
16. *Limonova E.E., Bocharov N.A., Paramonov N.B., Bogdanov D.S., Arlazarov V.V., Slavin O.A., Nikolaev D.P.* Performance Evaluation of a Recognition System on the VLIW Architecture by the Example of the Elbrus Platform // *Programming and Computer Software*. – 2019. – Vol. 45 (1). – P. 12-17. – Doi: 10.1134/S0361768819010055.
17. *Нейман-заде М.И., Королёв С.Д.* Руководство по эффективному программированию на платформе «Эльбрус». – 2020.
18. Intel® Threading Building Blocks (Intel TBB). – URL: <https://www.threadingbuildingblocks.org/> (дата обращения: 18.02.2021).
19. *Кравцунов Е.М., Михайлов М.С., Семенхин С.В.* Использование прерываний системного контроля SCI для управления энергопотреблением микропроцессоров семейства «Эльбрус» // *Вопросы радиоэлектроники. Сер. ЭВТ*. – 2015. – Вып. 1.
20. *Аблакатов М.А.* Управление энергопотреблением сервера семейства «Эльбрус», основанное на отключении процессорных ядер по данным подсистемы балансировки загрузки // *Вопросы радиоэлектроники*. – 2017. – № 3. – С. 48-51.
21. *David Meisner, Brian T. Gold, Thomas F. Wenisch*. PowerNap: Eliminating Server Idle Power, ASPLOS'09, March 7-11 2009, Washington DC, USA.

22. Advanced Configuration and Power Interface Specification, Hewlett-Packard Corporation, Intel Corporation, Microsoft Corporation, Phoenix Technologies Ltd, Toshiba Corporation, Revision 4.0a, April 5, 2010.
23. *Кравцунов Е.М., Семенухин С.В.* Управление энергопотреблением СНК «Эльбрус-2С+» в состоянии простоя процессорного ядра // Вопросы радиоэлектроники. – 2013. – Т. 4, № 3. – С. 143-157.
24. *Thomas Gleixner, Douglas Niehaus.* Hrtimers and Beyond: Transforming the Linux Time Subsystems // Proceedings of the Linux Symposium. – 2006. – Vol. One. – P. 333.
25. *Venkatesh Pallipadi, Shaohua Li, Adam Belay.* cpuidle – Do nothing, efficiently... // Proceedings of the Linux Symposium. – 2007. – Vol. Two. – P. 119.
26. TPS53667 6-Phase, D-CAP+, Step-Down, Buck Controller with NVM and PMBus™ Interface for ASIC Power and High-Current Point-of-Load. – URL: <https://www.ti.com/lit/ds/symlink/tps53667.pdf> (дата обращения: 18.02.2021).
27. TPS53819A3-Vto28-VInput, 40-A, Eco-Mode™, D-CAP2™ Synchronous Buck Controller With PMBus™. – URL: <https://www.ti.com/lit/ds/symlink/tps53819a.pdf> (дата обращения 18.02.2021).

REFERENCES

1. *Bychkov I.N., Chuchko P.A.* Resheniya dlya sredstv vychislitel'noy tekhniki na osnove protsessora «El'brus-8SV» [Solutions for computer equipment based on the processor "Elbrus-8SV"], *Nanoindustriya* [Nanoindustria], 2019, No. S89, pp. 57-59.
2. *Volkonskiy V.Yu., Ivanov M.A., Kim A.K., Semenikhin S.V.* Kompleks programnykh sredstv antivirusnoy zashchity komp'yuternykh sistem, funktsioniruyushchikh pod upravleniem os semeystva El'brus [A set of software tools for anti-virus protection of computer systems operating under the control of the "Elbrus" OS family], *REDS: Telekommunikatsionnye ustroystva i sistemy* [REDS: Telecommunications devices and systems], 2015, Vol. 5, No. 3, pp. 282-285.
3. *Kim A.K., Perekatov V.I., Ermakov S.G.* Mikroprotssory i vychislitel'nye komplekсы semeystva "El'brus" [Microprocessors and computing systems of the "Elbrus" family]. Saint Petersburg: Piter, 2013, 272 p.
4. *Renan Augusto Starke, Andreu Carminati, Rymulo Silva de Oliveira,* Evaluation of a low overhead predication system for a deterministic VLIW architecture targeting real-time applications, *Microprocessors and Microsystems*, 2017, Vol. 49, pp. 1-8.
5. *Neyman-zade M.I., Volkonskiy V.Yu.* Sredy programirovaniya i optimiziruyushchie kompilyatory dlya komp'yutеров s mikroprotssorami arkhitektury «El'brus» [Programming environments and optimizing compilers for computers with microprocessors of the "ELBRUS" architecture], *Pribory* [Devices], 2018, No. 8, pp. 21-29.
6. *Volkonskiy V.Yu., Breger A.V., Buchnev A.Yu., Grabeznoy A.V., Ermolitskiy A.V., Mukhanov L.E., Neyman-zade M.I., Stepanov P.A., Chetverina O.A.* Metody rasparallelivaniya programm v optimiziruyushchem kompilyatore [Methods of program parallelization in an optimizing compiler], *Voprosy radioelektroniki. Ser. EVT* [Questions of radio electronics. EVT series], 2012, Issue 3, pp. 63-88.
7. *Ermolitskiy A.E., Neyman-zade M.I., Chetverina O.A., Markin A.L., Volkonskiy V.Yu.* Agressivnaya inlayn-podstanovka funktsiy dlya VLIW-arkhitektur [Aggressive inline function substitution for VLIW architectures], *Tr. ISP RAN* [Proceedings of ISP RAS], 2015, Vol. 27, Issue 6.
8. *Volkonskiy V.Yu., Grabeznoy A.V., Mukhanov L.E., Neyman-zade M.I.* Issledovanie vliyaniya podsistemy pamyati na proizvoditel'nost' rasparallelnykh programm [Investigation of the effect of the memory subsystem on the performance of parallelized programs], *Voprosy radioelektroniki. Ser. EVT* [Questions of radio electronics. EVT series], 2011, Issue 3, pp. 22-37.
9. *Ivanov D.S.* Raspredelenie registrov pri planirovanii instruktsiy dlya VLIW-arkhitektur [Register allocation when planning instructions for VLIW architectures], *Programirovanie* [Programming], 2010, No. 6, pp. 74-80.
10. *Bukin A.G., Lychagov A.S., Sadekov R.N., Slavin O.A.* Apparatno-programmnyy kompleks komp'yuternogo zreniya dlya resheniya zadach navigatsii nazemnykh podvizhnykh ob'ektov [Hardware and software complex of computer vision for solving problems of navigation of ground mobile objects], *Giroskopiya i navigatsiya* [Gyroscopy and navigation], 2015, No. 2, pp. 58-66.
11. *Bocharov N.A., Paramonov N.B., Slavin O.A., Yanko D.V.* Otsenka perspektiv ispol'zovaniya vychislitel'nykh sredstv semeystva «El'brus» pri realizatsii algoritmov raspoznavaniya v sovremennykh robototekhnicheskikh kompleksakh [Evaluation of the prospects for the use of

- computing tools of the "Elbrus" family in the implementation of recognition algorithms in modern robotic complexes], *Voprosy radioelektroniki* [Questions of radio electronics], 2018, No. 2, pp. 99-105.
12. *Suman Harapanahalli, Niall O Mahony, Gustavo Velasco Hernandez, Sean Campbell, Daniel Riordan, Joseph Walsh*, Autonomous Navigation of mobile robots in factory environment, *Procedia Manufacturing*, 2019, Vol. 38, pp. 1524-1531. ISSN 2351-9789. Available at: <https://doi.org/10.1016/j.promfg.2020.01.134>.
 13. *Pileun Kim, Jisoo Park, Yong K. Cho, Junsuk Kang*, UAV-assisted autonomous mobile robot navigation for as-is 3D data collection and registration in cluttered environments, *Automation in Construction*, 2019, Vol. 106, pp. 102918. ISSN 0926-5805. Available at: <https://doi.org/10.1016/j.autcon.2019.102918>.
 14. *Bulatov K., Arlazarov V., Chernov T., Slavin O., Nikolaev D.* Smart IDReader: Document Recognition in Video Stream, *The 14th IAPR International Conference on Document Analysis and Recognition (ICDAR 2017), CBDAR 2017: November 9–12, Kyoto, Japan, 2017*, pp. 39-44.
 15. *Arlazarov V.V., Arlazarov V.L., Bulatov K., Nikolaev D.P., Polevoy D., Slavin O.* Sistema raspoznavaniya dokumentov v videoposledovatel'nosti [Document recognition system in video sequences], *Gosudarstvennyy reestr poleznykh modeley Rossiyskoy Federatsii* [State Register of Utility Models of the Russian Federation].
 16. *Limonova E.E., Bocharov N.A., Paramonov N.B., Bogdanov D.S., Arlazarov V.V., Slavin O.A., Nikolaev D.P.* Performance Evaluation of a Recognition System on the VLIW Architecture by the Example of the Elbrus Platform, *Programming and Computer Software*, 2019, Vol. 45 (1), pp. 12-17. Doi: 10.1134/S0361768819010055.
 17. *Neyman-zade M.I., Korolev S.D.* Rukovodstvo po effektivnomu programmirovaniyu na platforme «El'brus» [Guide to effective programming on the "Elbrus" platform], 2020.
 18. Intel® Threading Building Blocks (Intel TBB). Available at: <https://www.threadingbuildingblocks.org/> (accessed 18 February 2021).
 19. *Kravtsov E.M., Mikhailov M.S., Semenikhin S.V.* Ispol'zovanie preryvaniy sistemnogo kontrolya SCI dlya upravleniya energopotrebleniem mikroprotessorov semeystva «El'brus» [Use of interrupts of the SCI system control for power consumption control of the "Elbrus" family of microprocessors], *Voprosy radioelektroniki. Ser. EVT* [Questions of radio electronics. EVT series], 2015, Issue 1.
 20. *Ablakatov M.A.* Upravlenie energopotrebleniem servera semeystva «El'brus», osnovannoe na otklyuchenii protsessornykh yader po dannym podsistemy balansirovki zagruzki [Power management of the server of the "Elbrus" family, based on the shutdown of processor cores according to the load balancing subsystem], *Voprosy radioelektroniki* [Questions of radio electronics], 2017, No. 3, pp. 48-51.
 21. *David Meisner, Brian T. Gold, Thomas F. Wenisch.* PowerNap: Eliminating Server Idle Power, ASPLOS'09, March 7-11 2009, Washington DC, USA.
 22. Advanced Configuration and Power Interface Specification, Hewlett-Packard Corporation, Intel Corporation, Microsoft Corporation, Phoenix Technologies Ltd, Toshiba Corporation, Revision 4.0a, April 5, 2010.
 23. *Kravtsov E.M., Semenikhin S.V.* Upravlenie energopotrebleniem SNK «El'brus-2S+» v sostoyanii prostoya protsessornogo yadra [Power consumption management of the SNK "Elbrus-2S+" in the idle state of the processor core], *Voprosy radioelektroniki* [Questions of radio electronics], 2013, Vol. 4, No. 3, pp. 143-157.
 24. *Thomas Gleixner, Douglas Niehaus.* Hrtimers and Beyond: Transforming the Linux Time Subsystems, *Proceedings of the Linux Symposium*, 2006, Vol. One, pp. 333.
 25. *Venkatesh Pallipadi, Shaohua Li, Adam Belay.* cpuidle – Do nothing, efficiently... , *Proceedings of the Linux Symposium*, 2007, Vol. Two, pp. 119.
 26. TPS53667 6-Phase, D-CAP+, Step-Down, Buck Controller with NVM and PMBus™ Interface for ASIC Power and High-Current Point-of-Load. Available at: <https://www.ti.com/lit/ds/symlink/tps53667.pdf> (accessed 18 February 2021).
 27. TPS53819A3-Vto28-VInput, 40-A, Eco-Mode™, D-CAP2™ Synchronous Buck Controller With PMBus™. Available at: <https://www.ti.com/lit/ds/symlink/tps53819a.pdf> (accessed 18 February 2021).

Статью рекомендовал к опубликованию д.т.н., профессор Н.Б. Пармонов.

Бочаров Никита Алексеевич – ПАО «ИНЭУМ им. И.С. Брука»; e-mail: bocharov.na@phystech.edu; Москва, Россия; тел.: +79167346437; к.т.н.; начальник отдела.

Зув Александр Геннадьевич – e-mail: Alexander.G.Zuev@mcst.ru; начальник отдела.

Славин Олег Анатольевич – ИСА ФИЦ «Информатика и управление» РАН; e-mail: oslavin@isa.ru; Москва, Россия; д.т.н.; зав. лабораторией.

Bocharov Nikita Alexeevich – PJSC «Brook INEUM»; e-mail: bocharov.na@phystech.edu; Moscow, Russia; cand. of eng. sc.; chief of department.

Zuev Alexander Gennadevich – e-mail: Alexander.G.Zuev@mcst.ru; chief of department.

Slavin Oleg Anatolevich – ISA FRC “Computer Science and Control” RAS; e-mail: oslavin@isa.ru; Moscow, Russia; dr. of eng. sc.; head of the laboratory.

УДК 528.722.4

DOI 10.18522/2311-3103-2021-1-271-281

А.М. Федулин, Д.М. Дрягин

ПЕРСПЕКТИВЫ ПРИМЕНЕНИЯ КРУПНОРАЗМЕРНЫХ БПЛА ПРИ РЕШЕНИИ ЗАДАЧ КОМПЛЕКСНОГО ОБСЛЕДОВАНИЯ ТЕРРИТОРИЙ

Целью приведенного в настоящей работе исследования является оценка перспективности применения крупноразмерных беспилотных летательных аппаратов (БПЛА) большой продолжительности полета для решения задачи регулярного комплексного обследования территорий большой площади относительно других применяемых для этого средств, таких как: малоразмерные БПЛА, космические аппараты для дистанционного зондирования Земли и пилотируемые летательные аппараты. Рассмотрен вопрос практического построения программно-аппаратного комплекса бортовой системы технического зрения на основе крупноразмерного БПЛА «Орион» взлетной массой более тонны, обеспечивающего аэрофотографическую съемку в видимом и ближнем инфракрасном диапазоне и воздушное лазерное сканирование подстилающей поверхности с автоматической обработкой получаемых данных на борту в режиме времени, близком к реальному, с целью выявления произошедших с предыдущего обследования интересующих изменений. Определены ключевые составные части системы технического зрения, включая требуемую для решения функциональных задач программно-аппаратную платформу для обеспечения высокопроизводительных вычислений и хранения больших объемов данных. В работе приведена перспективная архитектура построения такой системы, даны расчетные оценки по ее поисковой производительности, массе и потребляемой мощности, определена типовая высота выполнения полетов, обеспечивающая пространственное разрешение получаемой видовой информации, необходимое для надлежащей работы алгоритмов объектно-ориентированного распознавания интересующих изменений, построенных на машинном обучении сверточных нейронных сетей. Предложены организационно-технические решения по ускорению цикла обработки данных, с учетом требований законодательства в части рассекречивания данных аэросъемки. Полученные в ходе выполнения работы результаты подтверждают, что после выдачи БПЛА «Орион» Федеральным агентством воздушного транспорта сертификата типа воздушного судна, дающего право выполнения коммерческих полетов в общем воздушном пространстве Российской Федерации, на его базе с использованием современных технологий съемки и интеллектуальной обработки данных можно будет реализовать аэросъемочный комплекс высокой производительности и степени автономности, тактико-технические и экономические характеристики которого будут на порядки превосходить существующие на данный момент решения, особенно для труднодоступных районов страны.

Крупноразмерный БПЛА; диверсификация БПЛА; система технического зрения; ретроспективный анализ; автоматическая обработка данных аэросъемки; объектно-ориентированное выявление изменений; нейронные сети.