

Д.В. Тельпухов, Т.Д. Жукова, А.Н. Щелоков

АНАЛИЗ ХАРАКТЕРИСТИК СФК НА ОСНОВЕ МЕТОДОВ ИЗБЫТОЧНОГО КОДИРОВАНИЯ*

Обычно сбои, возникающие в электронной аппаратуре под действием различных дестабилизирующих факторов, таких как, например, высокая или низкая температура или ионизирующее излучение, находились под пристальным вниманием разработчиков элементов памяти. Но последние исследования в данной области показывают, что с развитием микроэлектронной промышленности число сбоев в комбинационных участках схемы растет и в скором времени их частота возникновения будет сопоставима с частотой в незащищенных элементах памяти. На сегодняшний день для решения проблемы проектирования комбинационных схем повышенной сбоеустойчивости в условиях экстремального применения особое внимание стали уделять методам синтеза схем функционального контроля (СФК). Данные методы, позволяя за счет внесения дополнительной структурной избыточности, наделять схему способностью автоматически выполнять обнаружение и/или исправление возникающих в ней ошибок. Однако, в результате применения различных методов синтеза СФК в зависимости от исходных параметров и внутреннего строения защищаемой схемы реализуются устройства, обладающие различной эффективностью и характеристиками надежности. Поэтому возникает необходимость в определении и разработке оценочных функций для выполнения анализа по нахождению наилучшего метода построения схемы контроля для конкретного устройства без проведения предварительного моделирования. Данная работа посвящена разработке спецификации оценочных функций структурной избыточности и характеристик надежности на примере разработанных методов синтеза схем функционального контроля на базе спектрального и низкоплотностного кода. Был проведен сравнительный и корреляционный анализ аналитических данных с экспериментальными значениями с целью оценки эффективности полученных в результате исследования функций. Полученные в рамках данной статьи оценочные функции продемонстрировали высокую точность в вычислении характеристик СФК.

Отказоустойчивость; схемы функционального контроля (СФК); характеристики надежности; комбинационные схемы; спектральный R-код; код с малой плотностью проверок на четность.

D.V. Telpukhov, A.N. Schelokov, T.D. Zhukova

ANALYSIS OF CHARACTERISTIC FOR CED CIRCUITS BASED ON REDUNDANT ENCODING METHODS

Typically, soft errors that occur in electronic equipment under influence of various destabilizing factors, were under the scrutiny of memory element developers. But recent research in this area shows that with development of microelectronics, the number of soft errors in combination circuits is increasing and soon their frequency of occurrence will be comparable to that in unprotected memory elements. Presently, to address this problem, special attention has been paid to methods based on control devices. These methods, by introducing additional structural redundancy, enable scheme to automatically detect and/or correct errors that occur in it. However, as a result of application of various methods of synthesis concurrent error detection (CED) circuits depending on initial parameters and internal structure of protected scheme devices possessing various efficiency and reliability characteristics are realized. However, as a result of application of various methods of synthesis CED circuits depending on initial parameters and internal structure protected circuit, the devices possessing different efficiency and reliability characteristics are realized. That is why there is a necessity to define and develop evaluation functions for analysis in

* Исследование выполнено при финансовой поддержке РФФИ в рамках научного проекта № 18-07-00626 А.

order to find the best method of synthesis CED circuit for certain device without any preliminary modeling. This work is devoted to development specification of structural redundancy and reliability characteristics evaluation functions on the example of CED circuits on basis of spectral and low-density parity-check code. The comparative and correlation analysis of analytical data with experimental values was carried out to evaluate efficiency of the functions obtained as a result of study.

Fault tolerance; concurrent error detection (CED) circuits; characteristic of reliability; combinational circuit; spectral R-code; low-density parity-check code.

Введение. При экстремальном применении на электронную аппаратуру зачастую воздействуют различные дестабилизирующие факторы (температура, ионизирующее излучение и т.д.), которые могут привести к возникновению кратковременных нарушений работоспособности устройства – сбоям. До настоящего времени исследования данной проблемы, а также разработанные методы борьбы с последствиями возникновения сбоев в основном касались последовательностных схем из-за наличия в них большого числа битов, которые могут быть подвержены искажению. В то время как комбинационная логика за счет присутствия внутренней защиты на основе механизмов маскирования [1–3] обладала меньшей чувствительностью к их возникновению.

Стремительное развитие микроэлектронной промышленности в ближайшем будущем грозит тем, что частота возникновения сбоев в логических схемах будет сопоставима с частотой в незащищенных элементах памяти [4–7]. Для решения данной проблемы в последнее время все чаще используют методы на основе средств контроля. Их применение позволяет решить проблему большой избыточности, к которой приводят традиционные методы повышения сбоеустойчивости, такие как тройное модульное резервирование (Triple Modular Redundancy, TMR).

В рамках комбинационных схем реализация схемы функционального контроля (СФК) осуществляется путем добавления некоторой подсхемы, которая позволяет выполнить обнаружение и/или исправление ошибки [8–12]. Под одиночным сбоем в данной работе понимается инверсия на логическом элементе схемы.

На рис. 1 представлена общая структурная схема СФК, позволяющая выполнить исправление и обнаружение ошибок. Как видно из рисунка, в состав схемы контроля входят следующие блоки:

- ◆ Основная схема (ОС) – комбинационная схема, для защиты которой было произведено формирование СФК.
- ◆ Кодер, в состав которого входит копия ОС и подсхема, отвечающая за вычисление битов четности.
- ◆ Декодер, выполняющий исправление/обнаружение возникших в защищаемой схеме ошибок.



Рис. 1. Общая структура схемы функционального контроля

В результате работы схемы контроля на выходе устройства могут возникнуть следующие ситуации:

- ◆ **Ошибка маскирована.** Возникновение ошибки не повлияло на результирующий выход схемы. При этом сигнал о возникновении в схеме ошибки отсутствует. Зачастую данная ситуация возникает благодаря механизму логического маскирования.

- ◆ **Ошибка исправлена.** Возникшая ошибка была обнаружена и исправлена декодером схемы контроля.

- ◆ **Ложная тревога.** СФК сигнализировала о наличии ошибки, но при этом реальная ошибка отсутствует.

- ◆ **Обнаружение ошибки.** Ошибка схемой контроля была обнаружена, но не исправлена.

- ◆ **Ошибка пропущена.** СФК не обнаружила ошибку и в следствии этого не выполнила ее исправление.

Применение для синтеза СФК разнообразных помехоустойчивых кодов, а также методов декодирования для каждого конкретного устройства приводит к построению схем, каждая из которых обладает своими структурными особенностями и характеристиками надежности. Это приводит к тому, что в определенных ситуациях каждый из методов реализации схем контроля будет обладать различной эффективностью. Из-за чего возникает необходимость в исследовании и разработке спецификации надежности СФК [13]. Полученные оценочные функции позволили бы определить наиболее эффективный метод построения схемы в зависимости от параметров защищаемой комбинационной схемы.

В данной работе в качестве основных характеристик СФК для оценки эффективности применения схем контроля рассматриваются структурная избыточность и характеристика надежности. В следующих разделах будет рассмотрен вывод оценочных функций данных характеристик для схем контроля на основе спектрального и низкоплотностного кодов.

1. Определение характеристик СФК на основе спектрального кода. Схема функционального контроля на основе спектрального R-кода способна выполнить исправление однократной и обнаружение двукратной ошибок [14–17]. Особенность данной схемы заключается в определении и защите специальными технологическими средствами подсхемы кодера, отвечающей за вычисление общего бита четности, необходимого для корректного функционирования СФК.

Стоит отметить, что в данной работе используется модель ошибок, при которой сбой с равной долей вероятности вносится во все части схемы, а именно в любой логический элемент схемы контроля. Поэтому для получения оценочной функции характеристики надежности [18] схемы был проведен ряд исследований по определению ненадежных блоков, ошибка на которых могла привести к возникновению неисправимой и необнаруживаемой ошибки на выходе устройства, т.е. к возникновению в СФК пропуска ошибки. В результате таких исследований для схемы контроля на основе спектрального кода были определены следующие ненадежные участки:

- ◆ Основная схема.
- ◆ Блок, отвечающий за вычисление общего синдрома.
- ◆ Блок, отвечающий за вычисление общего бита четности ОС.
- ◆ Блок, определяющий режим работы схемы контроля.

На рис. 2 представлена структурная схема СФК на основе спектрального R-кода на примере комбинационной схемы с 4 выходами. Красным отмечены ненадежные блоки, ошибка на которых может привести к возникновению пропуска.

Для получения итоговой функции расчета характеристики надежности необходимо было определить вероятность пропуска ошибки для каждого из выявленных ненадежных блоков:

$$P = P_{OC} + P_{Обч} + P_{S0} + P_{PP},$$

где P_{OC} – вероятность пропуска при возникновении ошибки в ОС, $P_{Обч}$ – вероятность пропуска при возникновении ошибки в блоке, выполняющем вычисление общего бита четности ОС, P_{S0} – вероятность пропуска в блоке вычисления общего синдрома, P_{PP} – вероятность пропуска в блоке определения режима работы.

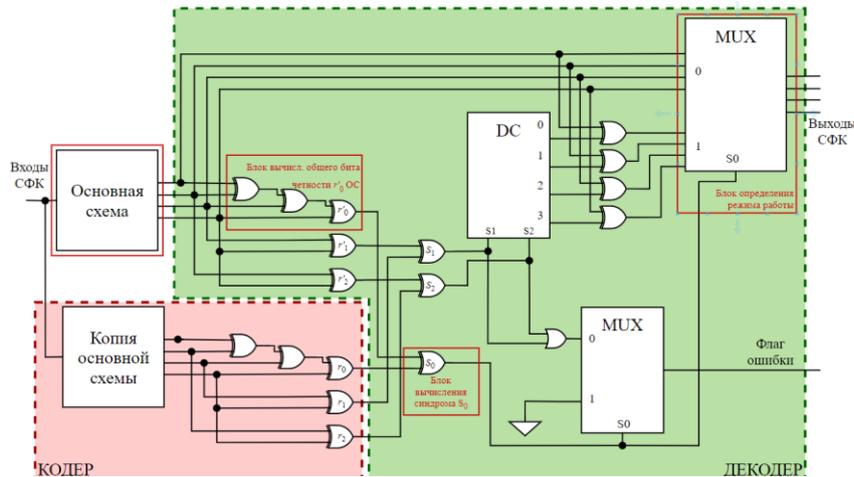


Рис. 2. Структурная схема СФК на основе спектрального R-кода на примере комбинационной схемы с 4 выходами с выделенными ненадежными блоками

В результате проведения ряда аналитических и практических исследований для каждой из ненадежных подсхем были получены оценочные функции вероятности пропуска:

$$P_{OC} = \sum_{i=3,5,\dots}^{rate} \frac{M_{OC}}{M_{СФК} - M_K} p_i + \sum_{i=3,5,\dots}^{rate} \frac{M_{OC}}{M_{СФК} - M_K} p_i f_i = \sum_{i=3,5,\dots}^{rate} \beta p_i + \sum_{i=3,5,\dots}^{rate} \beta p_i f_i,$$

$$P_{Обч} = \frac{k-1}{M_{СФК} - M_K}, \quad P_{S0} = \frac{1}{M_{СФК} - M_K},$$

$$P_{PP} = \left(1 - \frac{2^{2k+1} - 1}{2^{3k+1} - 1} \right) \left(\frac{3k+1}{M_{СФК} - M_K} \right),$$

где $rate$ – максимальная кратность ошибки, которая может возникнуть в ОС, p_i – вероятность возникновения в ОС ошибки i кратности, f_i – вероятность возникновения $flag = 0$ при возникновении четной ошибки, что приведет к появлению пропуска, β – вероятность того, что ошибка попадет в ОС (отношение размерности ОС к схеме контроля без учета защитного конуса, k – число информационных разрядов ОС.

С целью определения оценочной функции структурной избыточности для рассматриваемой СФК был проведен анализ блоков, из которой она состоит:

$$M_{СФК} = M_{OC} + M_{кодер} + M_{декодер},$$

где M_{OC} – число элементов основной комбинационной схемы, которую необходимо защитить, $M_{кодер}$ – число элементов кодера СФК, $M_{декодер}$ – число элементов декодера СФК.

Для определения итоговой функции необходимо было проанализировать структуру каждого из блоков СФК в отдельности.

Как было сказано ранее, в состав кодера входит копия основной комбинационной схемы и подсхема, вычисляющая проверочные разряды:

$$M_{кодер} = M_{OC} + M_{gx}.$$

Размер подсхемы M_{gx} , а именно число ЛЭ XOR2, используемых для вычисления проверочных разрядов копии ОС, определяется порождающей матрицей спектрального кода.

Вносимая структурная избыточность декодером вычисляется следующим образом:

$$M_{декодер} = M_{gx} + M_s + M_{dc} + M_{подсх. обнаруж.} + M_{подсх. исправ.},$$

где число M_{gx} для копии основной схемы вычисляется по тому же алгоритму, что и для кодера, а M_s совпадает с числом проверочных разрядов m .

Для вычисления размера дешифратора M_{dc} , выполняющего функцию определения номера ошибочного информационного разряда, необходимо рассмотреть его структурную схему. На рис. 3 представлен пример схемы дешифратора, используемого в СФК на основе спектрального R-кода для 3 выходов. Число выходов дешифратора зависит от числа его входов следующим соотношением:

$$n_{вых.dc} = 2^n_{вх.dc}.$$

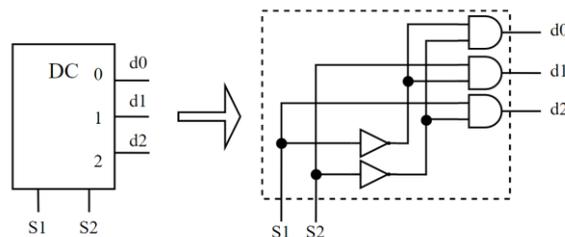


Рис. 3. Структурная схема дешифратора в СФК на основе спектрального R-кода для $k = 3$ выходов

В зависимости от числа выходов реализуемый в СФК дешифратор может быть неполным, т.е. обладать числом выходов $< 2^n_{вх.dc}$. Это возникает по причине того, что для СФК число выходов дешифратора зависит от числа выходов схемы и зачастую требуется дешифратор реализующий не все минтермы.

Функция, вычисляющая размер дешифратора для СФК будет иметь следующий вид:

$$M_{dc} = 2 + (m - 2) k.$$

На рис. 4 представлена структура подсхемы обнаружения декодера схемы контроля. Из нее видно, что размер данной подсхемы целиком зависит от числа синдромов схемы. Поэтому оценочная функция для вычисления структурной избыточности подсхемы обнаружения имеет следующий вид:

$$M_{подсх.обнаруж.} = m + 2.$$

Для вычисления размера подсхемы исправления (на рис. 5 представлен пример для схемы с 3 выходами) была получена следующая функция:

$$M_{\text{подсх.исправ.}} = k + 1 + 3k = 4k + 1.$$

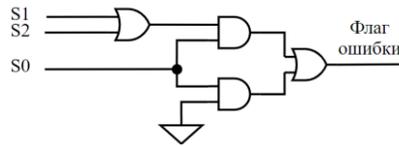


Рис. 4. Структура подсхемы обнаружения ошибок на примере схемы с $k = 3$

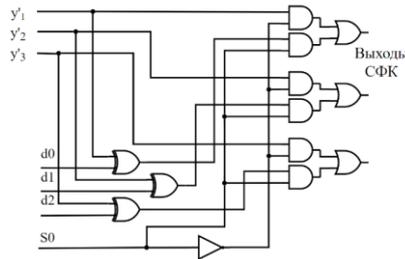


Рис. 5. Структура подсхемы декодера СФК, выполняющего функцию исправления однократных ошибок на примере схемы с $k = 3$

В результате проведенных исследований была получена оценочная функция структурной избыточности для рассматриваемой в качестве примера схемы функционального контроля:

$$M_{\text{СФК}} = 2M_{\text{ОС}} + 2M_{\text{гх}} + 3m + m \cdot k + 2k + 2.$$

Данная функция позволяет точно вычислить размер схемы контроля, реализованной на основе спектрального R-кода.

2. Определение характеристик СФК на основе низкоплотного кода.

Для определения оценочных функций структурной избыточности и характеристик надежности для СФК на основе низкоплотного кода [19–20] также были проведены исследования по оценке ненадежности блоков схемы. На рис. 6 представлена общая структура рассматриваемой схемы контроля.

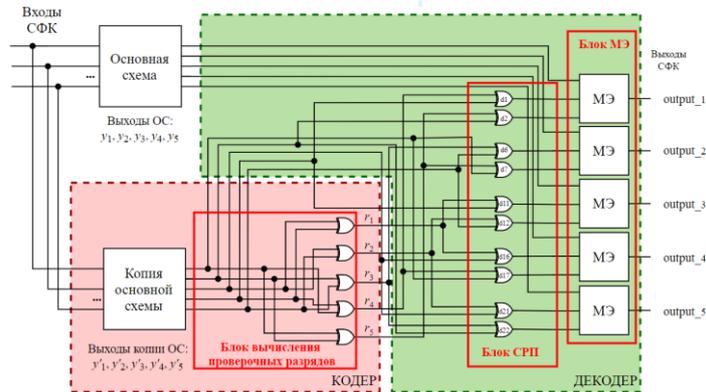


Рис. 6. Структурная схема СФК на основе низкоплотного кода на примере комбинационной схемы с 5 выходами с выделенными блоками, ошибка на которых приводит к пропуску на выходе

Проведенные исследования помогли определить в качестве ненадежных следующие подсхемы:

- ◆ Копия основной схемы, входящая в состав кодера СФК.
- ◆ Блок мажоритарных элементов (МЭ) для системы раздельных проверок.

В результате была получена следующая оценочная функция вероятности пропуска ошибки для СФК на основе низкоплотного кода:

$$P_{OC} = \sum_{i=1,2,\dots}^{rate} \frac{M_{OC}}{M_{СФК}} p_i + \frac{k \cdot M_{МЭ}}{M_{СФК}} p_{МЭ} = \sum_{i=1,2,\dots}^{rate} \beta p_i + \frac{k M_{МЭ}}{M_{СФК}},$$

где $M_{МЭ}$ – число элементов в блоке мажоритарного элемента, $p_{МЭ}$ – вероятность пропуска ошибки блоком мажоритарного элемента.

Общая функция для вычисления размера СФК на основе низкоплотного кода:

$$M_{СФК} = M_{OC} + M_{кодер} + M_{декодер}.$$

Стоит отметить, что в кодере число элементов необходимых для вычисления проверочных разрядов копии ОС зависит от разреженной порождающей матрицы специального вида. Поэтому функция для вычисления размера данной подсхемы имеет следующий вид:

$$M_{кодер} = M_{OC} + k.$$

Структурная схема кодера для комбинационной схемы с $k = 5$ представлена на рис. 7.

Декодер для рассматриваемой СФК реализован по методу мажоритарного декодирования, и состоит из систем раздельных проверок и мажоритарных элементов (МЭ), отдельно реализованных для каждого выхода основной схемы. Пример структуры данной подсхемы представлен на рис. 8.

Размерность блока декодера определяется с помощью следующего соотношения:

$$M_{декодер} = M_{МЭ} \cdot k + 2k = 6k.$$

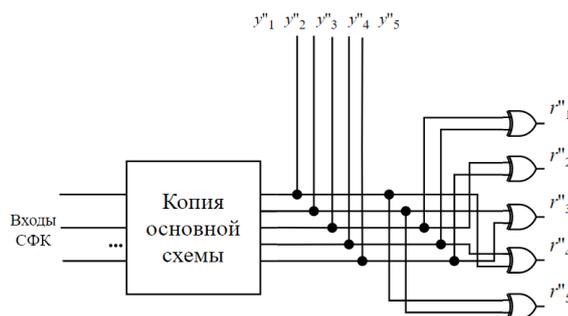


Рис. 7. Структурная схема кодера СФК на основе низкоплотного кода для комбинационной схемы с $k = 5$

Структурная схема мажоритарного элемента для системы раздельных проверок одного из выходов схемы изображена на рис. 9.

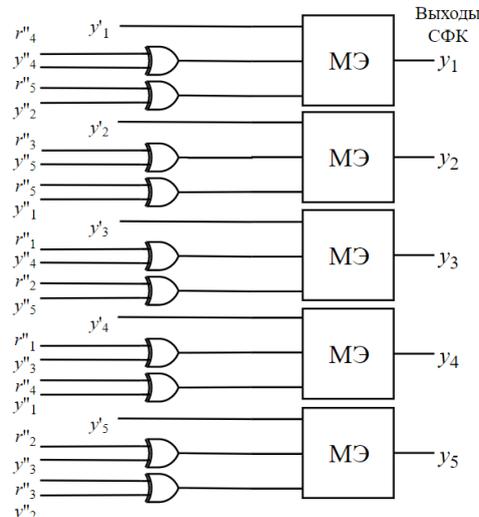


Рис. 8. Структурная схема декодера СФК на основе низкоплотного кода для комбинационной схемы с $k = 5$

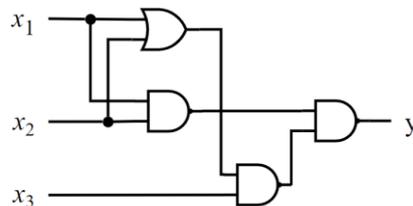


Рис. 9. Структурная схема мажоритарного элемента (МЭ) для системы отдельных проверок

В результате проведенного исследования оценочная функция для определения вносимой избыточности имеет следующий вид:

$$M_{\text{СФК}} = 2M_{\text{ОС}} + 7k.$$

Как видно из представленной функции, основное влияние на размер подсхемы, добавляемой при генерации СФК, оказывает значение параметра k - число выходов основной комбинационной схемы, для которой происходит синтез.

Как и в случае схемы на основе спектрального кода, выведенная оценочная функция позволяет точно вычислить размер результирующего устройства.

3. Результаты численных экспериментов. В рамках работы был проведен сравнительный анализ с целью сопоставления рассчитанных аналитически характеристик надежности СФК с практическими значениями, полученными в результате моделирования. В случае структурной избыточности такой анализ не проводился по причине того, что оценочные функции позволяют точно вычислять размер схем контроля.

Результаты проведенного анализа для тестовых схем из наборов ISCAS'85 и LGSynth89 [21] представлены в табл. 1 и 2, соответственно.

Таблица 1

Результаты сравнительного анализа аналитического значения вероятности пропуска ошибки P с экспериментальным $P_{\text{экс}}$ для схем контроля на основе спектрального кода

Benchmark	P	$P_{\text{экс}}$	$ P_{\text{экс}} - P $
ISCAS'85			
c1355	13,46	11,17	2,29
c1908	8,76	8,05	0,71
c432	6,63	7,05	0,42
c499	14,12	12,75	1,37
c880	9,28	8,75	0,53
LGSynth'89			
5xp1	17,36	14,85	2,51
apex7_synth	19,52	19,07	0,45
C5315_synth	14,01	13,45	0,56
C880_synth	15,10	13,11	1,99
cu_synth	24,81	26,6	1,79

Таблица 2

Результаты сравнительного анализа аналитического значения вероятности пропуска ошибки P с экспериментальным $P_{\text{экс}}$ для схем контроля на основе низкоплотностного кода

Benchmark	P	$P_{\text{экс}}$	$ P_{\text{экс}} - P $
ISCAS'85			
c1355	20,66	18,19	2,48
c1908	18,47	18,18	0,29
c432	19,14	18,00	1,14
c499	24,71	22,89	1,82
c880	21,02	22,07	1,05
LGSynth'89			
5xp1	21,89	22,30	0,41
apex7_synth	26,04	31,08	5,04
b9_synth	24,98	25,72	0,74
C1908_synth	20,73	24,09	3,36
C5315_synth	22,22	24,15	1,94

Как видно из представленных в таблицах данных, рассчитанные значения вероятности пропуска оказались достаточно близки к экспериментальным. Разница между данными значениями для рассматриваемых комбинационных схем в среднем составила 1,3 % (для спектрального кода) и 4,7 % (для низкоплотностного кода).

Для определения коэффициентов корреляций для полученных оценочных функций был проведен корреляционный анализ, результаты которого изображены на рис. 10.

Из графиков видно, что результаты, полученные с помощью оценочных функций, хорошо коррелируют с практическими значениями. Данное утверждение подтверждается вычисленными коэффициентами корреляции, которые составили 0,95 (для спектрального кода) и 0,82 (для низкоплотностного кода).

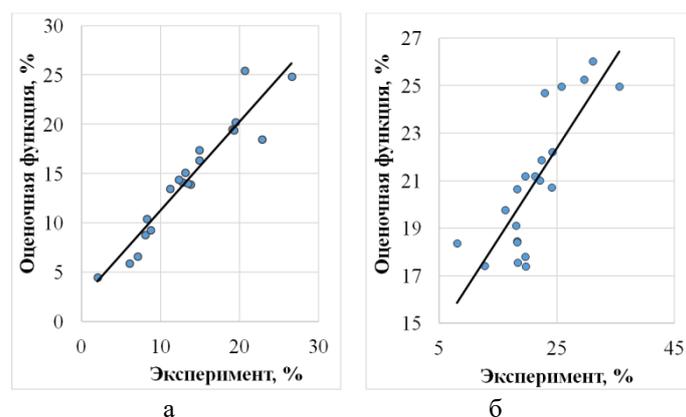


Рис. 10. Корреляционный анализ зависимости аналитических значений вероятности пропуска ошибки с экспериментальными данными, полученными в результате моделирования, для СФК на основе: а – спектрального и б – низкоплотностного кодов

Заключение. В работе предложена спецификация оценочных функций для схем функционального контроля на основе спектрального и низкоплотностного кодов. Полученные функции позволяют выполнить вычисление теоретических значений структурной избыточности и характеристик надежности СФК без проведения предварительного моделирования.

Для оценки их эффективности был проведен сравнительный анализ рассчитанных аналитических данных со значениями, полученными на практике, по результатам которого полученные функции продемонстрировали высокую точность в вычислении характеристик схем контроля. При этом разница между значениями составила 1,3 % (для спектрального кода) и 4,7 % (для низкоплотностного кода).

Кроме того, был проведен корреляционный анализ, который показал высокую корреляцию полученных данных с результатами моделирования.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Rao N.P. and Desai M.P. A detailed characterization of errors in logic circuits due to single-event transients // Proc. Euro micro Conf. Digit. Syst. Design. – 2015. – P. 714-721.
2. Saremi M., Privat A., Barnaby H.J., and Clark L.T. Physically based predictive model for single event transients in CMOS gates // IEEE Trans. Electron Devices. – 2016. – Vol. 63, No. 6. – P. 2248-2254.
3. Гаврилов С.В., Иванова Г.А., Рыжова Д.И., Соловьев А.Н., Стемпковский А.Л. Методы синтеза помехозащищенных комбинационных блоков // Информационные технологии. – 2015. – Т. 21, № 11. – С. 821-826.
4. Гаврилов С.В., Гуров С.И., Жукова Т.Д., Рыжова Д.И. Применение теории кодирования для повышения помехозащищенности комбинационных схем // Информационные технологии. – 2016. – Т. 22, № 12. – С. 931-937.
5. Гаврилов С.В., Жукова Т.Д., Рыжова Д.И. Методы оптимизации схем кодирования на основе диаграмм двоичных решений для синтеза отказоустойчивых микро- и нанoeлектронных схем // VII Всероссийская научно-техническая конференция «Проблемы разработки перспективных микро- и нанoeлектронных систем – 2016»: Сб. научн. тр. / под общ. ред. А.Л. Стемпковского. – Ч. IV. – С. 158-165.
6. Mahatme N.N. et al. Impact of technology scaling on the combinational logic soft error rate // 2014 IEEE international reliability physics symposium. – IEEE, 2014. – P. 5F. 2.1-5F. 2.6.
7. Yaran T.T.G., Tosun S. Improving combinational circuit resilience against soft errors via selective resource allocation // 2017 IEEE 20th International Symposium on Design and Diagnostics of Electronic Circuits & Systems (DDECS). – IEEE, 2017. – P. 12-15.

8. *Mitra, S., McCluskey E.J.* Which Concurrent Error Detection Scheme To Choose? // Proc. International Test Conference. – 2000. – P. 985-994.
9. *Сапожников В.В., Сапожников Вл.В., Ефанов Д.В., Дмитриев В.В.* Новые структуры систем функционального контроля логических схем // Автоматика и телемеханика. – 2017. – №. 2. – С. 128-143.
10. *Сапожников В.В., Сапожников Вл.В., Ефанов Д.В., Пивоваров Д.В.* Синтез систем функционального контроля многовыходных комбинационных схем на основе метода логического дополнения // Вестник Томского государственного университета. Управление, вычислительная техника и информатика. – 2017. – №. 41. – С. 69-80.
11. *Ефанов Д.В., Сапожников В.В., Сапожников Вл.В.* Коды с суммированием с фиксированными значениями кратностей обнаруживаемых монотонных и асимметричных ошибок для систем технического диагностирования // Автоматика и телемеханика. – 2019. – №. 6. – С. 121-141.
12. *Хетагуров Я.А., Руднев Ю.П.* Повышение надёжности цифровых устройств методами избыточного кодирования. – М.: Энергия, 1974. – 270 с.
13. *Жукова Т.Д.* Разработка системы автоматизированного проектирования СФК на основе методов избыточного кодирования // Проблемы разработки перспективных микро-и наноэлектронных систем (МЭС). – 2020. – №. 4. – С. 51-57.
14. *Гуров С.И.* Спектральный R-код с проверками на чётность // Прикладная математика и информатика: Тр. факультета Вычислительной математики и кибернетики МГУ им. М.В. Ломоносова. – 2017. – №. 55. – С. 91-96.
15. *Тельпухов Д.В., Жукова Т.Д., Деменева А.И., Гуров С.И.* Схема функционального контроля для комбинационных схем на основе R-кода // Проблемы разработки перспективных микро-и наноэлектронных систем (МЭС). – 2018. – №. 4. – С. 98-104.
16. *Stempkovskiy A.L., Telpukhov D.V., Gurov S.I., Zhukova T.D., Demeneva A.I.* R-code for concurrent error detection and correction in the logic circuits // Young Researchers in Electrical and Electronic Engineering (EIConRus), 2018 IEEE Conference of Russian. – IEEE, 2018. – P. 1430-1433.
17. *Стемковский А.Л., Тельпухов Д.В., Жукова Т.Д., Деменева А.И., Надоленко В.В., Гуров С.И.* Синтез схемы функционального контроля на основе спектрального R-кода с разбиением выходов на группы // Микроэлектроника. – 2019. – Т. 48, №. 4. – С. 284-294.
18. *Стемковский А.Л., Тельпухов Д.В., Деменева А.И., Жукова Т.Д.* Маршрут проектирования схем функционального контроля комбинационных устройств // Вестник РГРТУ. – 2018. – №. 65. – С. 92-98.
19. *Стемковский А.Л., Тельпухов Д.В., Гуров С.И., Жукова Т.Д., Щелоков А.Н., Новиков А.Д.* Синтез СФК на основе LDPC кода с использованием мажоритарного декодирования // Известия ЮФУ. Технические науки. – 2019. – №. 4 (206). – С. 195-206.
20. *Gallager R.* Low-density parity-check codes // IRE Transactions on information theory. – 1962. – Vol. 8, No. 1. – P. 21-28.
21. URL: <https://ddd.fit.cvut.cz/prj/Benchmarks/> (дата обращения: 31.08.2020).

REFERENCES

1. *Rao N.P. and Desai M.P.* A detailed characterization of errors in logic circuits due to single-event transients, *Proc. Euromicro Conf. Digit. Syst. Design.*, 2015, pp. 714-721.
2. *Saremi M., Privat A., Barnaby H.J., and Clark L.T.* Physically based predictive model for single event transients in CMOS gates, *IEEE Trans. Electron Devices*, 2016, Vol. 63, No. 6, pp. 2248-2254.
3. *Gavrilov S.V., Ivanova G.A., Ryzhova D.I., Solov'ev A.N., Stempkovskiy A.L.* Metody sinteza pomexozashchishchennykh kombinatsionnykh blokov [Methods of noise immunity combinational blocks synthesis], *Informatsionnye tekhnologii* [Information technology], 2015, Vol. 21, No. 11, pp. 821-826.
4. *Gavrilov S.V., Gurov S.I., Zhukova T.D., Ryzhova D.I.* Primenenie teorii kodirovaniya dlya povysheniya pomexozashchishchennosti kombinatsionnykh skhem [Application of coding theory to improve the noise immunity of combinational circuits], *Informatsionnye tekhnologii* [Information technology], 2016, Vol. 22, No. 12, pp. 931-937.

5. Gavrilov S.V., Zhukova T.D., Ryzhova D.I. Metody optimizatsii skhem kodirovaniya na osnove diagramm dvoichnykh resheniy dlya sinteza otkazoustoychivyykh mikro- i nanoelektronnykh skhem [Optimization methods of coding circuits based on the binary decision diagrams for synthesis of fault-tolerant microand nanoelectronic circuits], *VII Vserossiyskaya nauchno-tehnicheskaya konferentsiya «Problemy razrabotki perspektivnykh mikro- i nanoelektronnykh sistem – 2016»: Sb. nauchn. tr.* [VII all-Russian scientific and technical conference "Problems of development of advanced micro- and nanoelectronic systems-2016": Collection of scientific papers], ed. by A.L. Stempkovskogo. Part IV, pp. 158-165.
6. Mahatme N.N. et al. Impact of technology scaling on the combinational logic soft error rate, *2014 IEEE international reliability physics symposium*. IEEE, 2014, pp. 5F. 2.1-5F. 2.6.
7. Yaran T.T.G., Tosun S. Improving combinational circuit resilience against soft errors via selective resource allocation, *2017 IEEE 20th International Symposium on Design and Diagnostics of Electronic Circuits & Systems (DDECS)*. IEEE, 2017, pp. 12-15.
8. Mitra, S., McCluskey E.J. Which Concurrent Error Detection Scheme To Choose?, *Proc. International Test Conference*, 2000, pp. 985-994.
9. Sapozhnikov V.V., Sapozhnikov V.I., Efanov D.V., Dmitriev V.V. Novye struktury sistem funktsional'nogo kontrolya logicheskikh skhem [New structures of the concurrent error detection systems for logic circuits], *Avtomatika i telemekhanika* [Automation and telemekhanics], 2017, No. 2, pp. 128-143.
10. Sapozhnikov V.V., Sapozhnikov V.I., Efanov D.V., Pivovarov D.V. Sintez sistem funktsional'nogo kontrolya mnogovykhodnykh kombinatsionnykh skhem na osnove metoda logicheskogo dopolneniya [Synthesis of concurrent error detection systems of multioutput combinational circuits based on Boolean complement method], *Vestnik Tomskogo gosudarstvennogo universiteta. Upravlenie, vychislitel'naya tekhnika i informatika* [Bulletin of Tomsk state University. Management, computer engineering and computer science], 2017, No. 41, pp. 69-80.
11. Efanov D.V., Sapozhnikov V.V., Sapozhnikov V.I. Kody s summirovaniem s fiksirovannymi znacheniyami kratnostey obnaruzhivaemykh monotonnykh i asimmetrichnykh oshibok dlya sistem tekhnicheskogo diagnostirovaniya [Sum codes with fixed values of multiplicities for detectable unidirectional and asymmetrical errors for technical diagnostics of discrete systems], *Avtomatika i telemekhanika* [Automation and telemekhanics], 2019, No. 6, pp. 121-141.
12. Khetagurov YA.A., Rudnev Yu.P. Povyshenie nadezhnosti tsifrovyykh ustroystv metodami izbytochnogo kodirovaniya [Improving the reliability of digital devices methods of redundant coding]. Moscow: Energiya, 1974, 270 p.
13. Zhukova T.D. Razrabotka sistemy avtomatizirovannogo proektirovaniya SFK na osnove metodov izbytochnogo kodirovaniya [Functional control circuits cad system based on redundant coding methods], *Problemy razrabotki perspektivnykh mikro-i nanoelektronnykh sistem (MES)* [Problems of developing advanced micro-and nanoelectronic systems (MES)], 2020, No. 4, pp. 51-57.
14. Gurov S.I. Spektral'nyy R-kod s proverkami na chetnost' [Spectral R-code with parity checks], *Prikladnaya matematika i informatika: Tr. fakul'teta Vychislitel'noy matematiki i kibernetiki MGU imeni M.V. Lomonosova* [Applied mathematics and computer science: Proceedings of the faculty of Computational mathematics and Cybernetics of Lomonosov Moscow state University], 2017, No. 55, pp. 91-96.
15. Tel'pukhov D.V., Zhukova T.D., Demeneva A.I., Gurov S.I. Skhema funktsional'nogo kontrolya dlya kombinatsionnykh skhem na osnove R-koda [Circuit of functional control for combinational circuits based on R-code], *Problemy razrabotki perspektivnykh mikro-i nanoelektronnykh sistem (MES)* [Problems of developing advanced micro-and nanoelectronic systems (MES)], 2018, No. 4, pp. 98-104.
16. Stempkovskiy A.L., Telpukhov D.V., Gurov S.I., Zhukova T.D., Demeneva A.I. R-code for concurrent error detection and correction in the logic circuits, *Young Researchers in Electrical and Electronic Engineering (EIconRus), 2018 IEEE Conference of Russian*. IEEE, 2018, pp. 1430-1433.
17. Stempkovskiy A.L., Tel'pukhov D.V., Zhukova T.D., Demeneva A.I., Nadolenko V.V., Gurov S.I. Sintez skhemy funktsional'nogo kontrolya na osnove spektral'nogo R-koda s razbieniem vykhodov na gruppy [Synthesis of a concurrent error detection circuit based on the spectral R-code with the partitioning of outputs into groups], *Mikroelektronika* [Microelectronics], 2019, Vol. 48, No. 4, pp. 284-294.

18. *Stemkovskiy A.L., Tel'pukhov D.V., Demeneva A.I., zhukova T.D.* Marshrut proektirovaniya skhem funktsional'nogo kontrolya kombinatsionnykh ustroystv [Design flow of concurrent error detection schemes for combinational circuits], *Vestnik RGRU* [Vestnik of RSREU], 2018, No. 65, pp. 92-98.
19. *Stemkovskiy A.L., Tel'pukhov D.V., Gurov S.I., Zhukova T.D., SHCHelokov A.N., Novikov A.D.* Sintez SFK na osnove LDPC koda s ispol'zovaniem mazhoritarnogo dekodirovaniya [Synthesis method of fault-tolerant combination circuits with CED based on LDPC code], *Izvestiya YuFU. Tekhnicheskie nauki* [Izvestiya SFedU. Engineering Sciences], 2019, No. 4 (206), pp. 195-206.
20. *Gallager R.* Low-density parity-check codes, *IRE Transactions on information theory*, 1962, Vol. 8, No. 1, pp. 21-28.
21. Available at: <https://ddd.fit.cvut.cz/prj/Benchmarks/> (accessed 31 August 2020).

Статью рекомендовал к опубликованию к.т.н. А.В. Коршунов.

Тельпухов Дмитрий Владимирович – Институт проблем проектирования в микроэлектронике Российской академии наук; e-mail: nofrost@inbox.ru; 124365, Москва, Зеленоград, ул. Советская, 3; д.т.н.; руководитель отдела методологии проектирования интегральных схем.

Жукова Татьяна Дмитриевна – e-mail: zhukova_t@ippm.ru; инженер-исследователь.

Щелоков Альберт Николаевич – e-mail: schan@ippm.ru; к.ф.-м.н.; с.н.с.

Telpukhov Dmitry Vladimirovich – Institute for Design Problems in Microelectronics of Russian Academy of Sciences, e-mail: nofrost@inbox.ru; 3, Sovetskaya street, Moscow, 124365, Russia; dr. of eng. sc.; head of department of integrated circuits design methodology.

Zhukova Tatyana Dmitrievna – e-mail: zhukova_t@ippm.ru; research engineer.

Schelokov Albert Nikolaevich – e-mail: schan@ippm.ru; cand. of phis.-math. sc.; senior researcher.