

УДК 519.6

С.А. Степаненко

**ОЦЕНКИ УСКОРЕНИЯ ВЫЧИСЛЕНИЙ ГИБРИДНЫМИ  
РЕКОНФИГУРИРУЕМЫМИ СИСТЕМАМИ**

*Получены оценки ускорения, которое может быть достигнуто реконфигурируемой гибридной вычислительной системой, содержащей фиксированные количества процессорных ядер и ускорителей, и средства коммутации, позволяющие варьировать соединениями ядер и ускорителей. Сформулированы критерии достижения максимального ускорения при заданных значениях первичных параметров вычислительного процесса. В отличие от реконфигурируемых систем на FPGA, исследуемые в этой работе, содержат лишь две компоненты – MIMD-компоненту – совокупность ядер универсального процессора, и SIMD-компоненту – совокупность арифметических ускорителей. Ограничение типов компонент этими двумя вычислительными структурами позволяет существенно упростить алгоритм декомпозиции и реконфигурации. В частности, он сводится к коммутационному (аппаратно или программно) соединению процессорных ядер и ускорителей, реализуемого на основе анализа значений первичных параметров вычислительного процесса. Полученные соотношения показывают, что при выполнении определенных условий, применение реконфигурации позволяет по сравнению с нереконфигурируемыми структурами существенно, но не более чем вдвое ускорить процесс вычисления гибридными системами. Производителям вычислительных средств освоен выпуск систем, структурно идентичных исследованным в этой работе. Применение предложенных средств позволяет повысить эффективность вычислительных систем.*

*Гибридные вычислительные системы; MIMD-компонент; SIMD-компонент; реконфигурируемые системы.*

S.A. Stepanenko

**SPEEDUP PREDICTIONS FROM HYBRID RECONFIGURABLE SYSTEMS**

*This paper presents speedup predictions for a reconfigurable hybrid computing system containing a fixed number of processor cores and accelerators and switching components to vary connections between the processor cores and accelerators. Maximum acceleration criteria for given values of initial process parameters are specified. As distinct from FPGA-based reconfigurable systems, the systems considered in this paper contain only two components: a MIMD-component, being a set of universal processor cores, and a SIMD-component, being a set of arithmetic accelerators. Restricting the types of components to these two computing structures makes it possible to considerably simplify the algorithm of decomposition and reconfiguring. In particular, it resolves into (hardware- or software-) switched connection of processor cores and accelerators implemented based on the analysis of the values of initial process parameters. The relationships obtained show that if certain conditions are fulfilled, reconfiguring makes it possible to speed up the process of computations by hybrid systems significantly, but no more than by a factor of two, in comparison with non-reconfigurable systems. Vendors of computer components have established production of systems structurally identical to those studied in this paper. Application of the solutions proposed in the paper renders computing systems more efficient.*

*Hybrid computing system; MIMD-component; SIMD-component reconfigurable system.*

**Введение.** В [1] получены оценки ускорения вычислений гибридными системами, содержащими универсальные процессоры (MIMD-компонент) и арифметические ускорители (SIMD-компонент), по сравнению с однородными системами из универсальных процессоров.

Длительности вычислений зависят от количества ядер универсального процессора и количества ускорителей, задействованных для выполнения вычислительного процесса, а также от определенных первичных параметров выполняемого процесса.

Показаны зависимости коэффициентов ускорения вычислений гибридными системами от состава MIMD- и SIMD-компонентов и первичных параметров вычислительного процесса.

Сформулированы условия, при выполнении которых в составе гибридного вычислителя, выполняющего определенный вычислительный процесс, целесообразно наращивание количества процессоров – MIMD-компонент либо количества ускорителей – SIMD-компонент. При этом в составе гибридной системы, содержащей фиксированное изначально заданное количество процессорных ядер и ускорителей, остается незадействованной часть элементов, которые могут быть использованы для выполнения других процессов.

В этой работе исследуются коэффициенты ускорения, которые могут быть достигнуты для заданного вычислительного процесса в результате реконфигурации структуры гибридной системы, содержащей фиксированное количество процессоров и ускорителей.

Реконфигурация состоит в изменении количества процессоров и количества взаимодействующих с ними ускорителей в рамках, имеющихся в системе.

Общие аспекты теории реконфигурируемых вычислителей изложены в [2, 3]. В их основе – декомпозиция вычислительного процесса на функциональные фрагменты, исполняемые специализированными устройствами, которые объединяются в определенные конфигурации, изменяемые динамически либо статически. Поиск и оптимизация декомпозиции, включая построение ее отображения на исполняющую конфигурацию, в общем случае является весьма сложной задачей, требующей полиномиального нелинейного от размера задачи количества операций [3].

В отличие от [2, 3] реконфигурируемые системы, исследуемые в этой работе, содержат лишь два компонента – *MIMD-компонент* – совокупность ядер универсального процессора, и *SIMD-компонент* – совокупность арифметических ускорителей. Ограничение типов компонентов этими двумя вычислительными структурами позволяет существенно упростить алгоритм декомпозиции и реконфигурации. В частности, он сводится к коммутируемому (аппаратно или программно) соединению процессорных ядер и ускорителей, реализуемому на основе значений первичных параметров вычислительного процесса, введенных в [1].

Эта работа развивает и дополняет [1, 4]. В ней получены оценки ускорения, которое может быть достигнуто реконфигурируемой гибридной вычислительной системой, содержащей фиксированное количество процессорных ядер и ускорителей и средства коммутации, позволяющие варьировать соединениями ядер и ускорителей. Сформулированы критерии достижения максимального ускорения при заданных значениях первичных параметров вычислительного процесса.

Создаваемые гибридные вычислительные системы [5] содержат сотни процессоров и десятки тысяч ускорителей, и в перспективе эти количества возрастут. Актуальность этой работы обусловлена необходимостью достижения наибольшей производительности и полного задействования ресурсов.

**1. Основные определения. Оценки длительностей вычислений.** Для удобства восприятия приведем согласно [1] основные определения и обозначения, используемые далее в работе.

**1.1. Структура гибридного вычислителя.** Гибридный вычислитель содержит  $q$  универсальных процессоров, реализующих MIMD-вычисления, и  $r$  арифметических ускорителей; каждый ускоритель выполняет SIMD-вычисления. Структура гибридного вычислителя показана на рис. 1.

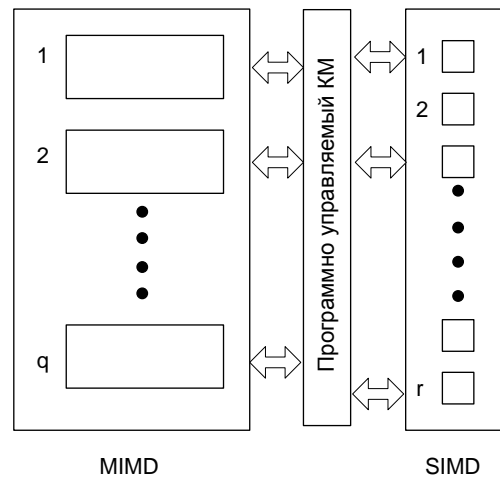


Рис. 1. Структура реконфигурируемого вычислителя

Универсальные процессоры (точнее – ядра универсальных процессоров) образуют MIMD-компонент<sup>1</sup>. В качестве MIMD-компонента могут применяться вычислительные модули, содержащие универсальные одноядерные или многоядерные процессоры, SMP-системы или MPP-системы [6].

Примерами SIMD-компонентов являются арифметические ускорители фирм NVIDIA и AMD, процессоры Cell, ClearSpeed и т.п. [5, 7]. Их общей чертой является наличие большого количества «простых» арифметических устройств, имеющих в совокупности существенно большую по сравнению с универсальным процессором производительность, достигаемую на специфичных фрагментах программ.

Программно-управляемый коммутатор позволяет соединять любые подмножества процессоров с любыми подмножествами ускорителей. Примером коммутатора является коммутатор PEX 8696, используемый фирмой Dell для реализации гибридных серверных блоков и позволяющий подключать и коммутировать 1, 2, 4, 8 и 16 ускорителей с несколькими (до восьми) вычислительными модулями [7].

**1.2. Первичные параметры вычислительного процесса и длительности вычислений.** Пусть решение задачи одним универсальным процессором требует интервал длительностью  $T_1$ .

Полагаем, что процесс решения этой же задачи гибридным вычислителем, содержащим один процессор и один ускоритель, занимает интервал длительностью

$$T_{1,1} = T_M + T_S,$$

где  $T_M = T_1 \varphi$  – длительность вычислений, выполняемых процессором,

$0 \leq \varphi \leq 1$  – доля вычислительного процесса, выполняемого универсальным процессором (доля MIMD-фрагмента);  $T_S = (1 - \varphi) \frac{T_1}{\rho}$  – длительность вычислений,

<sup>1</sup> Если универсальный процессор содержит одно ядро, то называем его процессором, если в процессоре несколько ядер и задействуется их определенное количество, то ядра и процессоры различаем.

выполняемых ускорителем,  $\rho > 1$  – коэффициент ускорения по сравнению с универсальным процессором, достигаемый применением ускорителя (на SIMD-фрагменте).

Гибридный вычислитель из одного процессора и одного ядра называем *элементарным вычислителем*, а выполняемый им процесс – *элементарным процессом*.

В [1] получены оценки длительностей вычислений с указанными выше параметрами для режимов умножения и деления при различных MIMD- и SIMD-компонентах. Эти оценки указаны в табл. 1.

Значения параметров  $\rho$  и  $\varphi$  измеряются на элементарном вычислителе, содержащим одно ядро и один ускоритель. Они называются первичными параметрами.

Уточним, что здесь рассматриваются, согласно [1], «идеальные» варианты, обозначаемые символами «\*», подразумевающие, что ускорение, достигаемое MIMD- и SIMD-компонентами, равно соответственно количеству процессоров и количеству ускорителей. Отличие от «идеального» ускорения может быть учтено соответствующими коэффициентами (как это приведено в [1]), которые для ясности изложения здесь опущены.

Таблица 1

**Оценки длительности вычислений**

Режим умножения	Режим деления	Состав вычислителя
$\tilde{T}_{q,1}^* = T_1\varphi + T_1(1-\varphi)\frac{q}{\rho}$	$\hat{T}_{q,1}^* = T_1\frac{\varphi}{q} + T_1(1-\varphi)\frac{1}{\rho}$	$q$ ядер, один ускоритель
$\tilde{T}_{1,r}^* = T_1\varphi r + T_1(1-\varphi)\frac{1}{\rho}$	$\hat{T}_{1,r}^* = T_1\varphi + T_1(1-\varphi)\frac{1}{r\rho}$	одно ядро, $r$ ускорителей
$\tilde{T}_{q,r}^* = T_1\varphi\mu + T_1(1-\varphi)\frac{\mu}{\rho}$	$\hat{T}_{q,r}^* = T_1\frac{\varphi}{\mu} + T_1(1-\varphi)\frac{1}{\rho}$	$q$ ядер, $r$ ускорителей $q = \frac{r}{\mu}, \mu > 1$

Полученные для режимов умножения и деления коэффициенты ускорения вычислений приведены в табл. 2.

Таблица 2

**Значения коэффициентов ускорения**

Режим умножения	Режим деления	Состав вычислителя
$\tilde{K}_{q,1} = \frac{q}{\varphi + (1-\varphi)\frac{q}{\rho}}$ $\tilde{K}_{q,1} = \frac{\rho}{1-\varphi} \text{ при } q \rightarrow \infty$ $\tilde{K}_{q,1} > q \text{ при } q < \rho$	$\hat{K}_{q,1} = \frac{q}{\varphi + (1-\varphi)\frac{q}{\rho}}$ $\hat{K}_{q,1} = \frac{\rho}{1-\varphi} \text{ при } q \rightarrow \infty$ $\hat{K}_{q,1} > q \text{ при } q < \rho$	$q$ ядер, один ускоритель

Режим умножения	Режим деления	Состав вычислителя
$\tilde{K}_{1,r} = \frac{r}{\varphi r + \frac{1-\varphi}{\rho}}$ $\tilde{K}_{1,r} = \frac{1}{\varphi} \text{ при } r \rightarrow \infty$ $\tilde{K}_{r,1} \geq r \text{ при } \rho > \frac{1-\varphi}{1-\varphi r}$	$\hat{K}_{1,r} = \frac{r}{\varphi r + \frac{1-\varphi}{\rho}}$ $\hat{K}_{1,r} = \frac{1}{\varphi} \text{ при } r \rightarrow \infty$ $\hat{K}_{r,1} \geq r \text{ при } \rho > \frac{1-\varphi}{1-\varphi r}$	одно ядро, $r$ ускорителей
$\tilde{K}_{q,q} = \frac{q}{\varphi + \frac{1-\varphi}{\rho}}$	$\hat{K}_{q,q} = \frac{q}{\varphi + \frac{1-\varphi}{\rho}}$	$q$ ядер, $q$ ускорителей
$\tilde{K}_{q,1} > \tilde{K}_{1,r} \text{ при } \rho > \frac{1-\varphi}{\varphi}$	$\hat{K}_{q,1} > \hat{K}_{1,r} \text{ при } \rho > \frac{1-\varphi}{\varphi}$	$q = r$

Отметим идентичность этих коэффициентов для различных режимов при одинаковом количественном и качественном составе вычислителей. Для обоих режимов целесообразно увеличивать количество ядер, если  $\rho > \frac{1-\varphi}{\varphi}$ .

## 2. Эффект реконфигурации

**2.1. Оценки ускорения вычислений реконфигурируемыми гибридными средами.** Пусть имеется вычислительная среда  $S_{q,q}$ , содержащая  $q$  ядер и  $q$  ускорителей.

В [1] установлено, что вычислительный процесс с первичными параметрами  $\varphi$  и  $\rho$  может быть выполнен этой системой в режиме умножения в течение интервала

$$\tilde{T}_{q,1} = T_1\varphi + T_1(1-\varphi)\frac{q}{\rho}, \text{ если задействованы } q \text{ ядер и один ускоритель,}$$

либо

$$\tilde{T}_{1,q} = T_1\varphi \cdot q + T_1(1-\varphi)\frac{1}{\rho}, \text{ если задействованы одно ядро и } q \text{ ускорителей,}$$

либо

$$\tilde{T}_{q,q} = T_{1,1} = T_1\varphi + T_1(1-\varphi)\frac{1}{\rho}, \text{ если задействованы } q \text{ ядер и } q \text{ ускорителей.}$$

Соответствующие коэффициенты ускорения вычислений по сравнению с одним ядром имеют вид

$$K_{q,1} = \frac{q}{\varphi + (1-\varphi)\frac{q}{\rho}}; K_{1,q} = \frac{q}{\varphi \cdot q + (1-\varphi)\frac{1}{\rho}}; K_{q,q} = \frac{q}{\varphi + \frac{1-\varphi}{\rho}}.$$

Наиболее «быстро» растущим является  $K_{q,q}$ , когда одновременно задействованы  $q$  ядер и  $q$  ускорителей; этот вариант назовем *линейным*. Однако в первых двух вариантах остаются свободными и могут быть задействованы для решения других задач одно ядро и  $(q-1)$  ускорителей в первом варианте и  $(q-1)$  ядер и один ускоритель во втором.

Оценим возможности одновременного полного задействования оборудования для этих вариантов и достижения большего по сравнению с  $K_{q,q}$  ускорения вычислений, тем самым оценим целесообразность применения средств реконфигурации.

Пусть гибридная система состоит из  $q$  ядер и  $q$  ускорителей. Полагаем, что эта система задействует  $(q-1)$  ядро и один ускоритель и выполняет в режиме умножения вычислительный процесс с параметрами  $\rho$  и  $\varphi$ .

Для его выполнения этой системе понадобится интервал длительностью

$$T_{(q-1),1} = T_1 \left( \varphi + \frac{(1-\varphi)}{\rho} (q-1) \right).$$

В системе остаются незадействованными одно ядро и  $(q-1)$  ускоритель, которые могут быть использованы для выполнения другого процесса в течение интервала длительностью

$$T_{1,(q-1)} = T_1^* \left( \varphi^* (q-1) + \frac{(1-\varphi^*)}{\rho^*} \right).$$

Предположим, что оба процесса выполняются одновременно и  $T_{(q-1),1} = T_{1,(q-1)} = T_R$ .

Повторим их  $q$  раз. В результате в течение интервала  $qT_R$  будет выполнено  $2q(q-1)$  элементарных вычислительных процессов.

Эти же вычислительные процессы потребуют интервала  $2(q-1)T_{q,q}$ , если их выполнять, задействуя одновременно  $q$  ядер и  $q$  ускорителей, имеющихся в гибридной системе.

Очевидно, применение реконфигурации позволяет ускорить вычисления, если достигается

$$qT_R < 2(q-1)T_{q,q},$$

т.е.

$$qT_1 \left( \varphi + \frac{1-\varphi}{\rho} (q-1) \right) < 2(q-1)T_1 \left( \varphi + \frac{1-\varphi}{\rho} \right).$$

Последнее выполняется, если

$$q < 1 + \frac{\varphi\rho}{1-\varphi}. \quad (1)$$

Значение ускорения, достигаемое применением реконфигурации, можно оценить отношением

$$K_R = \frac{2(q-1)T_{q,q}}{qT_R} = \frac{2(q-1)T_1 \left( \varphi + \frac{1-\varphi}{\rho} \right)}{qT_1 \left( \varphi + \frac{1-\varphi}{\rho} (q-1) \right)} = 2 \left( 1 - \frac{1}{q} \right) C, \quad (2)$$

где

$$C = \frac{\varphi + \frac{1-\varphi}{\rho}}{\varphi + \frac{1-\varphi}{\rho} (q-1)} < 1.$$

Таким образом, для заданного  $q$ , удовлетворяющего условию (1), ускорение, достигаемое рассматриваемой реконфигурацией, не превосходит 2 по отношению к  $K_{q,q}$ , т.е. когда в системе полностью задействованы все ядра и все ускорители.

По сравнению с одним ядром универсального процессора ускорение, достигаемое реконфигурируемой системой, составляет

$$R_{q,q} = K_{q,q} \cdot K_R.$$

Подставляя  $K_{q,q}$  и  $K_R$ , находим

$$R_{q,q} = 2 \frac{q-1}{\varphi + \frac{1-\varphi}{\rho}(q-1)}.$$

Тем самым подтверждается возможность линейного «почти» двукратного роста ускорения по сравнению с нереконфигурируемыми структурами.

**2.2. Критерии обратимости.** Условием возможности задействования рассматриваемого механизма реконфигурации является выполнение равенства

$$T_{(q-1),1} = T_{1,(q-1)}.$$

Процесс, исполняемый  $(q-1)$  ядрами и одним ускорителем, назовем *прямым*, длительность его исполнения  $T_{(q-1),1}$ . Процесс, исполняемый одним ядром и  $(q-1)$  ускорителями, – *обратный*, его длительность  $T_{1,(q-1)}$ .

Подставляя выражения  $T_{(q-1),1}$  и  $T_{1,(q-1)}$ , имеем

$$T_1 \left( \varphi_1 + \frac{1-\varphi_1}{\rho_1}(q-1) \right) = T_1' \left( \varphi_2(q-1) + \frac{1-\varphi_2}{\rho_2} \right).$$

В общем случае это равенство выполняется для разных  $T_1$  и  $T_1'$ ,  $\varphi_1$  и  $\varphi_2$ ,  $\rho_1$  и  $\rho_2$ .

Если предположить, что  $T_1 = T_1'$ , т. е. оба процесса выполняются одним ядром в течение одного интервала, то находим

$$\left( \varphi_1 + \frac{1-\varphi_1}{\rho_1}(q-1) \right) = \left( \varphi_2(q-1) + \frac{1-\varphi_2}{\rho_2} \right), \quad (3)$$

откуда следуют, в частности, условия обратимости процессов

$$\varphi_2 = \frac{1-\varphi_1}{\rho_1} \quad (4)$$

Или

$$\varphi_1 = \frac{1-\varphi_2}{\rho_2}. \quad (5)$$

Если заданы значения параметров прямого процесса  $\varphi_1$  и  $\rho_1$ , то из (4) находим  $\varphi_2$ , а из (3) находим  $\rho_2$ .

**3. Иллюстрации применения соотношений. Пример реконфигурируемой гибридной системы.** Проиллюстрируем полученные соотношения.

Пусть  $T_1 = 100 \text{ с}$ ,  $T_{1,1} = 24 \text{ с}$ ,  $T_M = 20 \text{ с}$  и  $T_S = 4 \text{ с}$ , тогда  $\varphi_1 = 0,2$ ,  $\rho_1 = 20$ .

Поскольку  $\rho_1 = 20 > \frac{1-\varphi_1}{\varphi_1} = 4$ , увеличиваем количество ядер.

Значения  $K_{(q-1),1}$  и  $K_{1,(q-1)}$  для этого процесса приведены на рис. 2. Эффект реконфигурации достигается, если

$$q < 1 + \frac{\varphi_1 \rho_1}{1 - \varphi_1} = 6.$$

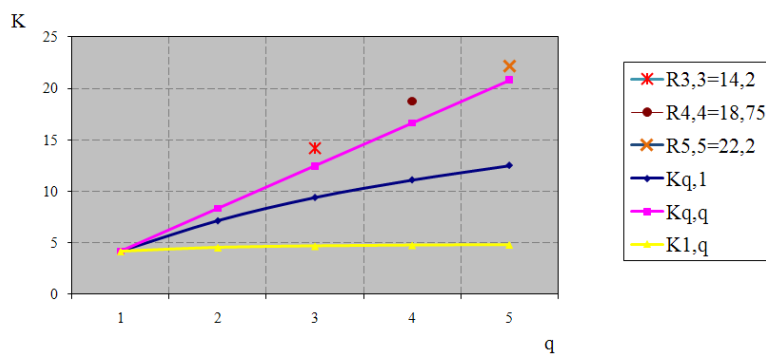


Рис. 2. Значения  $K_{(q-1),1}$  и  $K_{1,(q-1)}$

Пусть  $q=4$ , тогда  $T_{(q-1),1} = T_1 \left( 0,2 + \frac{0,8}{20} \cdot 3 \right) = 0,32T_1 = T_{1,(q-1)}$ .

Находим из (4)  $\varphi_2 = \frac{1-\varphi_1}{\rho_1} = \frac{0,8}{20} = 0,04$ .

Далее из  $\left( 0,04 \cdot 3 + \frac{1-0,04}{\rho_2} \right) = 0,32$  получаем  $\rho_2 = 4,8$ .

В результате для  $T_1 = 100 \text{ с}$  и  $q=4$  получим

$$T_{(q-1),1} = 100 \left( \varphi_1 + \frac{1-\varphi_1}{\rho_1} \cdot 3 \right) = 100 \left( 0,2 + \frac{0,8}{20} \cdot 3 \right) = 32 \text{ с};$$

$$T_{1,(q-1)} = 100 \left( \varphi_2 \cdot 3 + \frac{1-\varphi_2}{\rho_2} \right) = 100 \left( 0,04 \cdot 3 + \frac{0,96}{4,8} \right) = 100(0,12 + 0,2) = 32 \text{ с}.$$

Итак, обе задачи будут решены в течение 32 с, а набор из четырех пар этих задач – в течение 128 с.

Если решать задачи в линейном варианте гибридной системы, то первая задача будет решена в течение  $T_{4,4} = T_1 \left( \varphi_1 + \frac{1-\varphi_1}{\rho_1} \right) = 100 \cdot 0,24 = 24 \text{ с}$ .

Понадобится повторить ее трижды, всего на нее понадобится 72 с.

Вторая задача потребует  $T_{4,4} = 100 \left( 0,04 + \frac{0,96}{4,8} \right) = 24 \text{ с}$ .



На нее также потребуется 72 с, в сумме – 144 с, что больше 128 с.

Следовательно, ускорение здесь составляет  $K_R = \frac{144}{128} = 1,128$ .

Коэффициент ускорения  $K_R$  в этом примере, согласно (2), равен

$$K_R = 2 \left( 1 - \frac{1}{4} \right) C,$$

где  $C = \frac{0,2 + \frac{0,8}{20}}{0,2 + \frac{0,8}{20} \cdot 4} = \frac{0,24}{0,32} = 0,75$  и  $K_R = 1,125$ , что совпадает с полученным

выше.

По сравнению с одним ядром, которому понадобилось бы для выполнения 24-х процессов 2400 с, ускорение реконфигурируемой системой составило  $R_{4,4} = 18,75$  раз, нереконфигурируемой системой –  $K_{4,4} = 16,6$  раз.

Аналогично получаем указанные на рис. 2 значения:  $R_{3,3} = 14,2$ ,  $K_{3,3} = 12,5$  для  $q = 3$  и  $R_{5,5} = 22,8$ ,  $K_{5,5} = 20,8$  для  $q = 5$ .

Рассмотренный механизм может быть применен в реконфигурируемых гибридных системах Dell Power Edge C410X [7], позволяющих создавать для исполняемого процесса системы, содержащие до 8-ми вычислительных модулей с универсальными процессорами x86 и 1, 2, 4, 8 и 16 ускорителей M2050 фирмы Nvidia. Реконфигурация осуществляется программно-управляемым коммутатором PEX 8696 фирмы PLX Technology. Подробное описание системы Dell Power Edge C410X приводится в [7].

**Выводы.** Полученные соотношения показывают, что при выполнении определенных условий применение реконфигурации позволяет по сравнению с нереконфигурируемыми структурами существенно, но не более чем вдвое, ускорить процесс вычисления гибридными системами.

Применение предложенных средств позволяет повысить эффективность вычислительных систем. Это достигается адаптацией архитектуры вычислительной системы к особенностям исполняемого вычислительного процесса.

#### БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. Степаненко С.А. Оценки ускорения вычислений гибридными системами // Пленарные доклады Пятой Международной конференции «Параллельные вычисления и задачи управления» РАСО 2010. Москва, 26–28 октября 2010 г. – М.: Институт проблем управления им. В.А.Трапезникова РАН, 2010. – С. 61-71.
2. Каляев И.А., Левин И.И. Реконфигурируемые мультиконвейерные вычислительные системы для решения потоковых задач обработки информации и управления // Пленарные доклады Пятой Международной конференции «Параллельные вычисления и задачи управления» РАСО 2010. Москва, 26–28 октября, 2010 г. – М.: Институт проблем управления им. В.А. Трапезникова РАН, 2010. – С. 23-38.
3. Bondalapati K., Prasanna V.K. Reconfigurable Computing Systems // Proc. IEEE. – 2002. – Vol. 90, № 7. – С. 1201-1217.
4. Степаненко С.А. Способ определения структуры гибридной вычислительной системы. Патент РФ № 2436151 на изобретение.
5. Oak Ridge changes Jaguar's spots from CPUs to GPUs. Режим доступа: [http://www.theregister.co.uk/2011/10/11/oak\\_ridge\\_cray\\_nvidia\\_titan/](http://www.theregister.co.uk/2011/10/11/oak_ridge_cray_nvidia_titan/).
6. Цилькер Б.Я., С.А. Орлов. Организация ЭВМ и систем. – СПб., 2004. – 668 с.
7. <http://content.dell.com/us/en/gen/spredir.ashx/solutions/poweredge-c410x-thinkers>.

REFERENCES

1. *Stepanenko S.A.* Otsenki uskoreniya vychisleniy gibridnymi sistemami [Evaluation of the acceleration of hybrid computing systems], *Plenarnye doklady Pyatoy Mezhdunarodnoy konferentsii «Parallel'nye vychisleniya i zadachi upravleniya» PACO 2010. Moskva, 26–28 oktyabrya 2010 g* [Plenary papers of the Fifth International conference "Parallel computations and control problems" PACO 2010. Moscow, 26-28 October 2010]. Moscow: Institut problem upravleniya im. V.A.Trapeznikova RAN, 2010, pp. 61-71.
2. *Kalyaev I.A., Levin I.I.* Rekonfiguriruemye multikonveyernye vychislitel'nye sistemy dlya resheniya potokovykh zadach obrabotki informatsii i upravleniya [Reconfigurable multiconference computing system for solving ow problems of information processing and management], *Plenarnye doklady Pyatoy Mezhdunarodnoy konferentsii «Parallel'nye vychisleniya i zadachi upravleniya» PACO 2010. Moskva, 26–28 oktyabrya 2010 g* [Plenary papers of the Fifth International conference "Parallel computations and control problems" PACO 2010. Moscow, 26-28 October 2010]. Moscow: Institut problem upravleniya im. V.A. Trapeznikova RAN, 2010, pp. 23-38.
3. *Bondalapati K., Prasanna V.K.* Reconfigurable Computing Systems, *Proc. IEEE*, 2002, Vol. 90, No. 7, pp. 1201-1217.
4. *Stepanenko S.A.* Sposob opredeleniya struktury gibridnoy vychislitel'noy sistemy [The way to define the structure of the hybrid computing system]. Patent RF № 2436151 na izobrenie.
5. Oak Ridge changes Jaguar's spots from CPUs to GPUs. Available at: [http://www.theregister.co.uk/2011/10/11/oak\\_ridge\\_cray\\_nvidia\\_titan/](http://www.theregister.co.uk/2011/10/11/oak_ridge_cray_nvidia_titan/).
6. *Tsil'ker B.Ya., S.A.Orlov.* Organizatsiya EVM i system [Organization of computers and systems]. St. Petersburg, 2004, 668 p.
7. Available at: <http://content.dell.com/us/en/gen/spredir.ashx/solutions/poweredge-c410x-thinkers>.

Статью рекомендовал к опубликованию д.т.н., профессор И.И. Левин.

**Степаненко Сергей Александрович** – Федеральное государственное унитарное предприятие «Российский федеральный ядерный центр – Всероссийский научно-исследовательский институт экспериментальной физики»; e-mail: ssa@vniief.ru; 607188, Нижегородская обл., г. Саров, пр. Мира, 37; главный научный сотрудник; д.ф.-м.н.

**Stepanenko Sergey Alexandrovich** – Federal State Unitary Enterprise "Russian Federal Nuclear Center – All-Russian Research Institute of Experimental Physics"; e-mail: ssa@vniief.ru; 37, Mira Avenue, Sarov, Nizhniy Novgorod region, 607188, Russia; chief research; dr. ofphis.-math. sc.

УДК 004.382.2

**А.К. Мельников**

**ИССЛЕДОВАНИЕ ПУТЕЙ МОДЕРНИЗАЦИИ РЕКОНФИГУРИРУЕМЫХ  
ВЫЧИСЛИТЕЛЬНЫХ СИСТЕМ**

*Рассматриваются пути модернизации, направленные на увеличение значений технических характеристик составных элементов реконструируемой вычислительной системы, таких как производительность и количество вычислительных элементов. Пути модернизации основываются на увеличении производительности вычислительных элементов за счет применения кристаллов программируемых логических интегральных схем новых поколений и на увеличении количества вычислительных элементов системы. Анализ путей модернизации проводится в условиях сохранения времени решения задачи при увеличении её размерности. Приводятся результаты анализа применения экстенсивного, интензивного и комбинированного путей модернизации при принятых ограничениях. При применении различных путей модернизации исследуются зависимости значений технических характеристик модернизируемой реконструируемой вычислительной системы от значений приращения размерности решаемой задачи и значений других её параметров.*

*Реконструируемые вычислительные системы; кластерные системы; программируемые логические интегральные схемы.*