УДК 681.3:007

Я.Е. Ромм, А.С. Иванова

ОЦЕНКА ЧИСЛОВОГО ДИАПАЗОНА ЦЕЛОЧИСЛЕННОГО ВЕРТИКАЛЬНОГО УМНОЖЕНИЯ

Излагается метод потоковой обработки целочисленных двоичных сомножителей без вычисления переноса, который обеспечивает режим с фиксированной точкой в течение всего времени обработки потока. Метод основан на вертикальном суммировании разрядных срезов и сохранении промежуточных полноразрядных слагаемых, которые интерпретируются как произведение двух текущих сомножителей. Промежуточная сумма вертикальным способом сжимается до двухрядного кода, умножение на следующий сомножитель выполняется по дистрибутивности. Представлены оценки роста числового диапазона и временной сложности, в частности, рост диапазона произведений, вычисляемых по данному методу, не превосходит роста диапазона произведений, вычисляемых по «школьной» схеме. Предложенный метод параллелен по всем разрядным срезам, на этой основе возможна организация потоковой обработки сомножителей в режиме с фиксированной точкой. Излагается концепция реализации метода и архитектуры параллельного вычислителя.

Вертикальная арифметическая обработка; способ умножения без вычисления переноса; потоковое умножение с фиксированной точкой.

Ya.E. Romm, A.S. Ivanova

THE ESTIMATION OF A NUMERICAL RANGE OF INTEGER VERTICAL MULTIPLICATION

The method of streaming processing of integer binary factors without calculation of carrying over which provides a mode with the fixed point during all time of processing of a stream is stated. The method is based on the summation of the vertical bit slices and save full-size intermediate terms, which are interpreted as the product of two current factors. Subtotal vertical manner is compressed to two-row code, the multiplication factor for the next running of distributivity. The estimates of growth of the numerical range and the time complexity, in particular, the growth of a range of products, calculated by this method does not exceed the growth in the range of products, calculated by the "school" scheme. The proposed method is parallel to all the bit slices, on this basis stream processing factors in the fixed-point mode can be organized. The concept of implementation of the method and architecture of the parallel compute engine is stated.

Vertical arithmetic processing; way of multiplication without carrying over calculation; stream multiplication with the fixed point.

Постановка вопроса. Требуется изложить метод обработки потока целочисленных двоичных сомножителей без вычисления переноса с оценкой роста числового диапазона. Пусть нужно найти произведение

$$P_M = a_1 \times a_2 \times \ldots \times a_M \,, \qquad (1)$$

где все сомножители заданы и имеют вид $a_l = \sum_{j=0}^{n} a_{jl} 2^j, \;\; a_{jl} = \begin{cases} 0 \\ 1 \end{cases},$

M – произвольно. Шаг с номером k вертикального суммирования параллельного набора (ВСПН) [1, 2] соответствует k-му бинарному умножению, выполняемому последовательно по номерам сомножителей из (1), –

$$a^{(0)}=a_1,\ a^{(1)}=a^{(0)}\times a_2,\ \ldots,\ a^{(k)}=a^{(k-1)}\times a_{k+1};\ k=1,2,\ldots,M-1. \qquad (2)$$

Для k-го умножения из (3) составляется k-я "школьная" схема. Набор двоичных слагаемых этой схемы с прилагаемой ниже оговоркой принимается за k-й входной набор для k-го шага ВСПН, за его результат принимается k-й промежуточный набор слагаемых, и он же принимается за результат k-го произведения из (2).

Для данного способа требуется оценить числовой диапазон и предложить организацию архитектуры параллельного процессора.

Описание метода. Если уже выполнен шаг $k \geq 1$ и за его результат принят k-й промежуточный набор, включающий L_k+1 двоичных слагаемых, $a^{(k)}=b_k^{(0)}+b_k^{(1)}+\ldots+b_k^{(L_k)}$, то $(k+1)$-й входной набор $A^{(k+1)}$ формируется по дистрибутивности:

$$A^{(k+1)}=\left(b_k^{(0)}+b_k^{(1)}+\ldots+b_k^{(L_k)}\right)\times a_k=b_k^{(0)}\times a_k+b_k^{(1)}\times a_k+\ldots+b_k^{(L_k)}\times a_k,$$

где a_k из (2). При этом для каждой пары сомножителей $b_k^{(\ell)}\times a_k$ формируется своя, ℓ-я, "школьная" схема, $\ell=0,1,\ldots,L_k$. Все L_k+1 "школьных" схем объединяются в $(k+1)$-й входной набор для выполнения $(k+1)$-го шага ВСПН, за результат которого принимается $(k+1)$-й промежуточный набор слагаемых. Процесс продолжается до исчерпания сомножителей (1). Ниже метод обозначается ВУПН (вертикальное умножение с промежуточным набором).

Пример 1. Требуется найти произведение двоичных чисел: $a_1=1011$, $a_2=1101$, $a_3=1001$, … Согласно ВУПН получаем:

$$k=1:\ A^{(1)}=a_1\times a_2:$$

$$\begin{array}{r}
\\ \\ \\ \\ \\ \\ \\ b_1^{(0)} \\ b_1^{(1)}
\end{array}
\begin{array}{cccccccc}
 & & & & 1 & 0 & 1 & 1 \\
 & & & \times & & & & \\
 & & & & 1 & 1 & 0 & 1 \\
\hline
 & & & & 1 & 0 & 1 & 1 \\
+ & & & 0 & 0 & 0 & 0 & \\
 & & 1 & 0 & 1 & 1 & & \\
 & 1 & 0 & 1 & 1 & & & \\
\hline
 & 1 & 1 & 1 & 1 & 1 & 1 & 1 \\
0 & 0 & 0 & 1 & 0 & 0 & 0 &
\end{array}
\quad \left.\begin{array}{c} \\ \\ \\ \\ \end{array}\right\} \text{"}\textit{школьная}\text{" } \textit{схема}$$

$$A^{(1)}=b_1^{(0)}+b_1^{(1)};$$

$$k=2: \qquad A^{(2)}=A^{(1)}\times a_3=\left(b_1^{(0)}+b_1^{(1)}\right)\times a_3=b_1^{(0)}\times a_3+b_1^{(1)}\times a_3.$$

Результат суммирования слагаемых "школьной" схемы получается взаимно независимым сложением по вертикали всех разрядных срезов и записи суммы каждого из них в двоичном коде согласно весу каждого разряда суммы (диагональная запись [1]). В данном случае результат отделен горизонтальной чертой от входных слагаемых "школьной" схемы. Без дальнейшей обработки за результат принимается пара двоичных слагаемых, и по дистрибутивности умножается на третий сомножитель:

$$\begin{array}{l}
\left.\begin{array}{ccccccccccc}
 & & & & 1 & 1 & 1 & 1 & 1 & 1 & 1 \\
 & & & 0 & 0 & 0 & 0 & 0 & 0 & 0 & \\
 & & 0 & 0 & 0 & 0 & 0 & 0 & 0 & & \\
 & 1 & 1 & 1 & 1 & 1 & 1 & 1 & & &
\end{array}\right\} b_1^{(0)} \times a_3 \\
\left.\begin{array}{ccccccccccc}
 & & & & 0 & 0 & 1 & 0 & 0 & 0 & 0 \\
 & & & 0 & 0 & 0 & 0 & 0 & 0 & 0 & \\
 & & 0 & 0 & 0 & 0 & 0 & 0 & 0 & & \\
 & 0 & 0 & 1 & 0 & 0 & 0 & 0 & & &
\end{array}\right\} b_1^{(1)} \times a_3 \\
\begin{array}{ccccccccccc}
\hline
 & 1 & 1 & 0 & 0 & 0 & 1 & 0 & 1 & 1 & 1 \\
0 & 0 & 1 & 1 & 1 & 1 & 1 & 0 & 0 & 0 &
\end{array}
\end{array}$$

Результат вновь включает только два двоичных слагаемых – это общая закономерность:

Теорема 1 [2]. При вычислении P_M из (1) по алгоритму (2) посредством ВУПН для сколь угодно большого количества сомножителей M и произвольно зафиксированного числа их разрядов $n+1$ количество $S_1^{(k)}$ слагаемых k-го промежуточного набора ограничено константой, не зависящей от k из (2), – $\sup\limits_{k\geq 1} S_1^{(k)} \leq \log_2 n + \log_2 \log_2 (2n+2) + 2$. При этом на каждом шаге ВУПН распространение всех переносов бесконфликтно.

Оценка роста числового диапазона. Для правой части неравенства из теоремы 1 введем обозначение $\tilde{S}_1$. Пусть рассматриваются $\leq \tilde{S}_1 \times (n+1)$ слагаемых входного набора и в них выделены те и только те старшие разряды, которые соответствуют сдвигу сомножителя на n разрядов влево на каждом шаге формирования набора «школьных» схем умножения. Пусть выполняется первый шаг ВУПН. В результате этого шага от старшего из выделенных разрядов возникнет прирост P количества старших разрядов.

Очевидно,

$$P \leq \log_2 \tilde{S}_1 . \tag{3}$$

Оценка верна для прироста не только от старших, но и от всех предшествующих им разрядов. В самом деле, от разряда, предшествующего старшему, прирост, очевидно, составит

$$P \leq \log_2 (2\tilde{S}_1) - 1 . \tag{4}$$

Поэтому сохранится оценка (3). В свою очередь, от предшествующего рассмотренному разряду прирост составит $P \leq \log_2 (3\tilde{S}_1) - 2$. Тем более, для данного разряда будет выполняться неравенство: $P \leq \log_2 (2^2 \tilde{S}_1) - 2$. В результате, вновь сохранится неравенство (3). В продолжение процесса, от разряда, предшествующего старшему на i разрядов вправо, получится: $P \leq \log_2 ((i+1)\tilde{S}_1) - i$, тем более, $P \leq \log_2 (2^i \tilde{S}_1) - i$, и сохранится (3).

По индукции прирост на первом шаге ВУПН от любого по номеру разряда не выйдет за границы правой части (3).

Количество слагаемых промежуточной суммы, получивших рассмотренный прирост, в силу диагональной записи вертикального суммирования также не превзойдет правой части (3) и составит:

$$\tilde{S}_2 \le log_2 \tilde{S}_1 . \quad (5)$$

На втором шаге ВУПН роль $\tilde{S}_1$ по отношению к приросту разрядности будет играть $\tilde{S}_2$ из (5), и, по аналогии с (3), (4), с учетом (5) получится: $P \le log_2(2^i \tilde{S}_2) - i$, или

$$P \le log_2\, log_2 \tilde{S}_1 . \quad (6)$$

На шаге ВУПН с номером $k \ge 2$ по индукции оправдывается оценка $P \le \underbrace{log_2\, log_2 \ldots log_2 \tilde{S}_1}_{k}$. Очевидно, начиная с некоторого номера $k_0 = const$, для всех $k \ge k_0$ правая часть неравенства не превзойдет 1:

Лемма 1. В рассматриваемых условиях $\exists\ k_0 = \mathrm{const}$, такое, что прирост $\tilde{P}$ числа разрядов, отсчитываемый от старшего разряда текущих слагаемых на входе k -го шага ВУПН, удовлетворяет неравенству: $\tilde{P} \le 1$, $\forall\ k \ge k_0$.

Входной набор для ВУПН формируется по дистрибутивности относительно слагаемых промежуточной суммы, поэтому к приросту $\tilde{P}$ всегда добавляется n разрядов сдвига «школьной» схемы на входе шага ВУПН.

Отсюда с учетом леммы 1 имеет место

Теорема 2. В условиях леммы $\exists\ k_0 = \mathrm{const}$, такое, что общий прирост $\tilde{P}_0$ числа разрядов на шаге ВУПН (по отношению к предыдущему шагу) оценивается из неравенства: $\tilde{P}_0 \le n + 1$, $\forall\ k \ge k_0$.

Теорема 3. В тех же условиях, начиная с некоторого шага с номером $k = k_1$ умножения, выполняемого посредством ВУПН, общий прирост $\tilde{P}_1$ числа разрядов (по отношению ко всем предыдущим шагам) будет удовлетворять неравенству:

$$\tilde{P}_1 \le \sum_{i=1}^{k_1} \underbrace{\log_2 \log_2 \ldots \log_2 \tilde{S}_1}_{i} + kn + 1, \quad \forall\ k \ge k_1 .$$

Если рассмотреть сжатие входного набора ВУПН до двухрядного кода, то на текущем шаге ВУПН величину прироста к старшему разряду текущего входного набора (по отношению к предыдущему шагу) можно оценить из неравенства $p \le \log_2 2 = 1.$ При этом прирост к предшествующему разряду можно оценить из неравенства: $p \le \log_2 4 - 1 = 1$.

Продолжая процесс далее, можно рассуждать аналогично тому, как при выводе оценок (4)–(6).

Таким образом, прирост p числа разрядов (по отношению к предыдущему шагу) составит: $p \le 1.$

При этом промежуточная сумма состоит из $\tilde{S}_1 \le \log_2 (2n).$

Начиная с шага ВУПН с номером $i = 2$, происходит сжатие $\tilde{S}_1$ промежуточных слагаемых, и все старшие разряды промежуточной суммы могут оказаться заполненными.

В силу диагональной записи прирост числа разрядов в отсчете от старшего разряда промежуточного набора именно на шаге сжатия составит: $p \le \log_2 \tilde{S}_1$. В то же время число слагаемых в результате этого шага составит: $\tilde{S}_2 \le \underbrace{\log_2 \log_2 \tilde{S}_1}_{i=2}$.

На шаге ВУПН с номером $i=3$ сжимается $\tilde{S}_2$ слагаемых, но прирост их числа в силу диагональной записи предыдущего шага, как в (4) – (6), оценивается из неравенства: $p \le 1$. При этом для числа слагаемых выполняется оценка: $\tilde{S}_3 \le \underbrace{\log_2 \log_2 \log_2 \tilde{S}_1}_{i=3}$.

Затем вновь возможно заполнение и при этом на шаге ВУПН с номером $i = 4$ прирост числа разрядов составит: $p \le \underbrace{\log_2 \log_2 \log_2 \log_2 \tilde{S}_1}_{i=4}$.

Следствие 1. В силу индукции на нечетном шаге сжатия ВУПН с номером $i = 2k - 1$, прирост числа разрядов составит

$$p \le 1,\ k = 1,2\ldots, \tag{7}$$

на четном шаге с номером $i = 2k$ рассматриваемый прирост будет удовлетворять неравенству:

$$p \le \underbrace{\log_2 \log_2 \ldots \log_2}_{i=2k} \tilde{S}_1. \tag{8}$$

При этом величина правой части неравенства (8), начиная с некоторого шага с номером k, не превзойдет единицы. Отсюда вытекает

Лемма 2. В рассматриваемых условиях при сжатии входного набора ВУПН до двухрядного кода на нечетных шагах прирост старшего разряда оценивается из (7); на четных – из (8). При этом $\exists k_0$ такое, что для всех номеров k шага сжатия входного набора ВУПН будет выполняться неравенство: $p \le 1, \quad \forall k \ge k_0$.

Следствие 2. Суммарный прирост P_2 по всем i шагам сжатия текущего входного набора ВУПН на шаге с четным номером составит

$$P_2 \le \sum_{l=1}^{i} (1 + \underbrace{\log_2 \log_2 \ldots \log_2}_{l} \tilde{S}_1). \tag{9}$$

При нечетном номере шага сжатия текущего входного набора суммарный прирост составит

$$P_2 \le \sum_{l=1}^{i} (1 + \underbrace{\log_2 \log_2 \ldots \log_2}_{l} \tilde{S}_1) + 1. \tag{10}$$

Следствие 3. Сумма (10) конечна, поскольку сжатие продолжается только до двухрядного кода: $i \le I$, при котором выполняется $\underbrace{\log_2 \log_2 \ldots \log_2}_{I} \tilde{S}_1 < 3$.

Наконец, с учетом того, что на каждом шаге умножения «школьная» схема увеличивает число разрядов входного набора ВУПН на n, из изложенного вытекает.

Теорема 4. Суммарное число P_3 разрядов по всем шагам ВУПН при сжатии каждого входного набора до двух промежуточных слагаемых за количество шагов ВУПН, равное J, вырастает до значения

$$P_3 \leq J\,(n + P_2), \tag{11}$$

где P_2 оценивается из (10).

По построению (10) правая часть (11) не зависит от $i > 1$.

Об архитектуре параллельного процессора. Концептуально можно предложить следующую архитектуру многопроцессорной вычислительной системы (МВС), реализующей вертикальное умножение с фиксированной точкой. На рис. 1 представлены матрицы, строки которых соответствуют сдвоенным двоичным промежуточным суммам, являющимся результатом текущего умножения, столбцы соответствуют весам двоичных разрядов. При этом матрица с индексом 1 принципиально отличается по наполнению от двух последующих. В ней размещаются входные наборы двоичных чисел, образованные вначале одной, затем двумя текущими «школьными» схемами. Эти входные наборы поразрядно-параллельно суммируются по вертикальным срезам согласно ВУПН, со сжатием до двухрядного кода.

Необходимо отметить, что данная операция относится исключительно к младшим $n + 1$ разрядам сомножителей. Следующие разряды, начиная с $n + 2$ -го, согласно весу размещаются в паре нижних строк матрицы с индексом 2, и данная матрица, как и все слева от нее, не соответствует операции вертикального суммирования разрядных срезов. Рассматриваемая матрица соответствует лишь структуре хранения промежуточных произведений, которые представляются парами слагаемых (двухрядным кодом без вычисления суммы). При этом структура размещения такова, что первые n разрядов занимают две нижние строки матрицы, справа налево в порядке роста. Следующие по весу n разрядов занимают две следующие строки этой же матрицы снизу вверх в таком же порядке, и т.д. (в соответствии стрелкам по столбцу одной матрицы и по строкам соседних матриц на рис. 2). Соответственно, их перевод в линейную запись располагается справа налево по весам разрядов с номерами $n + 2, n + 3, n + 4, \ldots, 2n + 2$ для первой снизу пары строк, $2n + 3,\ 2n + 4,\ 2n + 5,\ \ldots,\ 3n + 3$, – справа налево для второй пары строк, и т.д. В продолжение рассматриваемого процесса, если старшие разряды не умещаются при записи в матрицу с индексом 2, их запись распространяется на матрицу с индексом 3 (рис. 2), начиная с нижней пары строк, справа налево в порядке роста веса разрядов. Следующие по весу n разрядов занимают две следующие строки этой же матрицы снизу вверх в том же порядке и т.д.

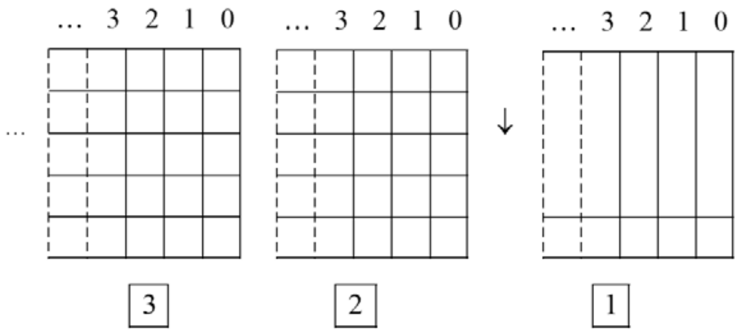

Рис. 1. Матрицы для записи текущего произведения

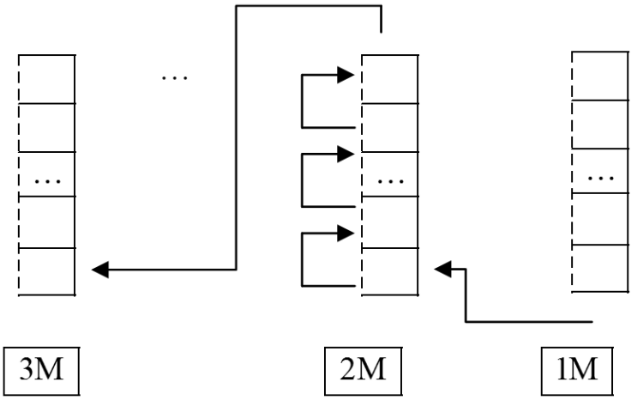

Рис. 2. Сдвиг записи текущего произведения по строкам матриц и между матрицами

Замечание 1. Необходимо принять во внимание, что при выполнении текущих шагов умножения по алгоритму (2), запись в рассмотренном порядке возобновляется на каждом шаге умножения для нового результата. Линейная запись справа налево по весам разрядов с номерами $n+2, n+3, n+4, \ldots, 2n+2$ для первой снизу пары строк, $2n+3, 2n+4, 2n+5, \ldots, 3n+3$, – справа налево для второй пары строк, и т.д. – будет соответствовать не предыдущему, а новому сомножителю, каждый раз заменяя предшествующую запись.

Замечание 2. Умножение на новый сомножитель из (2) таким образом расположенного в строках матриц двухрядного кода произведения без какого бы то ни было его округления выполняется, как если бы каждый двумерный массив (матрица) был преобразован в линейный массив (строку) с сохранением позиционной записи двоичного числа.

Замечание 3. В условиях замечаний 1, 2 преобразуется не каждая в отдельности строка матрица в одномерный массив, а по аналогии с преобразованием в одномерный массив, соответственные пары строк, каждая из которых содержит двухрядный двоичный код целого числа.

Умножение каждой пары строк предполагается выполнять на отдельно сопоставленном этим строкам параллельном процессоре (ПП): i-й справа налево строке соответствует ПП_i. При этом все ПП работают синхронно и взаимно независимо. Каждый ПП, в свою очередь, работает параллельно по всем разрядным срезам, реализуя ВУПН. Следует отметить, что реконфигурируемой организации обмена не требуется в силу расположения аддитивных по номерам пар строк матрицы сомножителей согласно весам коэффициентов внутри каждой строки. Такая индексация постоянна и реализуется в стационарной конфигурации обмена.

В соответствии с предложенной структурой связей рассматриваемую обработку можно было бы проводить при линейной записи результата без матричной «упаковки». Матричная структура хранения промежуточных результатов выбрана по той причине, что она использована при потоковой обработке слагаемых рассмотренного вида [3].

Заключение. Согласно проделанным оценкам рост числового диапазона произведений ВУПН фактически не превосходит рост диапазона обычного умножения по «школьной» схеме. Вместе с тем рассмотренный метод исключает вычисление переноса, параллелен по всем разрядным срезам. На этой основе возможна организация потоковой обработки целочисленных двоичных сомножителей без вычисления переноса в режиме с фиксированной точкой. Для данной обработки предложена концептуальная архитектура параллельного вычислителя. Предложенный подход отличается от известных [4] по построению и по максимальному параллелизму арифметической обработки в случае произвольного диапазона целочисленных сомножителей.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. *Ромм Я.Е.* Метод вертикальной обработки потока целочисленных групповых данных. I. Групповые арифметические операции // Кибернетика и системный анализ. – 1998. – № 3. – С. 123-151.
2. *Ромм Я.Е.* Метод вертикальной обработки потока целочисленных групповых данных. II. Приложение к бинарным операциям // Кибернетика и системный анализ. – 1998. – № 6. – С. 114-142.
3. *Ромм Я.Е., Иванова А.С.* Потоковая вертикальная арифметическая обработка целочисленных двоичных кодов с фиксированной точкой. – Таганрог: ТГПИ, 2011. – 56 с. Деп. В ВИНИТИ 29.07.2011, № 307-В2011.
4. *Угрюмов Е.П.* Цифровая схемотехника: Учебное пособие для вузов. – СПб.: БХВ-Петербург, 2004.

Статью рекомендовал к опубликованию д.т.н., профессор Л.П. Фельдман.

Ромм Яков Евсеевич – ГОУВПО «Таганрогский государственный педагогический институт»; e-mail: romm@listru; 347926, г. Таганрог, ул. Инициативная, 48; тел.: 88634601753, 88634601812, 88634601807; кафедра информатики; зав. кафедрой; д.т.н.; профессор.

Иванова Анна Сергеевна – e-mail: anya.ivanova@inbox.ru; тел.: 89045001153; кафедра информатики; аспирантка.

Romm Yakov Evseevich – Taganrog State Pedagogical Institute; e-mail: romm@list.ru; 48, Initsiativnaya street, Taganrog 347926, Russia; phones: +78634601753, +78634601812, +78634601807; the department of computer science; chair of department; dr. of eng. sc.; professor.

Ivanova Anna Sergeevna – e-mail: anya.ivanova@inbox.ru; phone: +79045001153; the department of information science; the post-graduate student.

УДК 519.6(075.8)

Е.Ю. Шаповалова, Я.Е. Ромм

СХЕМЫ ВИЗУАЛИЗАЦИИ МАССИВА КООРДИНАТ ЖЕЛЕЗНОДОРОЖНОГО ПУТИ С ОТОБРАЖЕНИЕМ НОРМАЛЕЙ И КАСАТЕЛЬНЫХ

Излагается кусочно-полиномиальная схема визуализации кривых по координатам точек на основе кусочной интерполяции по Ньютону. Каждый аппроксимирующий полином приводится к каноническому виду с числовыми коэффициентами и, таким образом, используется для вычисления производной. Рассматриваются особенности визуализации интерполированной кривой, нормали и касательной к ней в произвольной точке, приводится алгоритм визуализации. Приведены примеры, поясняющие принципы работы алгоритма и иллюстрирующие результаты работы предложенной схемы. Исследуются особенности, которые возникают при применении синтезированного алгоритма и предложенной схемы для визуализации линии железнодорожного полотна, представленной массивом дискрет-