2. *Андреев А.С., Щука А.А.* Возможности преодоления барьера межсоединений в микроэлектронике / *Андреев А.С., Щука А.А.* //Зарубежная радиоэлектроника. – 1986. – №10. – С. 3 − 19.
3. *Немудров В.Г., Мартин Г.Г.* Системы на кристалле. Проектирование и развитие. − М.: Техносфера, 2004. − 210 с.
4. *Нечаев В.И.* Числовые системы. − М.: Просвещение, 1975. − 199 с.
5. *Чернов Н.И.* Линейный синтез цифровых структур АСОиУ: Учебное пособие / Н.И. Чернов. − Таганрог: Изд-во ТРТУ, 2004. − 118 с.

УДК 512.64:621.37

Н.И. Чернов

МЕТОДЫ ЛОГИЧЕСКОГО СИНТЕЗА ЦИФРОВЫХ СТРУКТУР В ЛИНЕЙНОЙ АЛГЕБРЕ

Результаты проведенных исследований, изложенные в предыдущей статье [1], позволяют предложить методы логического синтеза цифровых структур, основанные на свойствах описанной алгебраической структуры – линейного пространства над полем вещественных чисел [2]. К их числу относятся матричный, табличный и аналитический методы.

Матричный метод основан на получении представления логических функций в виде векторов линейного пространства. Поэтому его содержанием является получение логического выражения реализуемой логической функции в данном базисе. Его можно сформулировать в виде следующей последовательности этапов:

1. Получить вектор значений реализуемой функции.
2. Выбрать количество и типы срезов аргументов для построения базиса линейного пространства необходимой размерности и построить его базисную матрицу.
3. Вычислить обратную базисную матрицу.
4. Умножить вектор значений реализуемой функции на столбцы обратной базисной матрицы, получив тем самым коэффициенты разложения реализуемой функции по данному базису.
5. Записать логическое выражение реализуемой логической функции в данном базисе в виде суммы базисных векторов, взвешенных с помощью коэффициентов разложения по базису.
6. При необходимости выполнить требуемые отображения полученного выражения.

Табличный метод логического синтеза аналогичен методу логического синтеза в существующих булевых алгебрах, поскольку предполагает рассмотрение предлагаемой алгебраической структуры в виде булевой алгебры, на рабочем множестве которой дополнительно определены операции линейного пространства. Его можно сформулировать в виде следующей последовательности этапов:

1. Получить вектор значений реализуемой функции и подставить его в таблицу наборов.
2. Составить логическое выражение реализуемой функции в виде взвешенной суммы арифметических произведений характеристических наборов аргументов.

3. Заменить в полученном выражении произведений характеристических наборов аргументов их выражениями через срезы аргументов и привести подобные члены.

4. При необходимости выполнить требуемые отображения полученного выражения.

Аналитический метод состоит в следующем. Использование операций линейного пространства для получения логических выражений делает эти выражения очень похожими на обычные алгебраические выражения, описывающие те или иные функции. Поскольку математическая модель дискретного устройства описывается посредством некоторой совокупности алгебраических операций над входными переменными, наличие таких логических эквивалентов позволяет получить логическую модель дискретного устройства путем преобразования алгебраических операций в логическую форму.

Теперь рассмотрим реализацию операций рассмотренных в [1] линейных базисов (т.е. создание структурного базиса) в КМДП-технологии подобно тому, как эта задача была рассмотрена в [2] для ТТЛ-технологии. В состав структурного КМДП-базиса в качестве обязательных должны войти следующие элементы:

– управляемый токовый ключ;

– задающий генератор тока с системой «токовых зеркал» для создания необходимого количества параллельно участвующих в реализации логической функции квантов вытекающих и втекающих токов;

– логический элемент И для формирования логических термов реализуемой логической функции;

– линейный аналоговый сумматор для алгебраического сложения квантов тока, соответствующих логическим термам реализуемой логической функции;

– элементы сравнения для реализации операции хранения логической информации;

– преобразователь квантов выходного тока линейной схемы в напряжения логических уровней (преобразователь «ток-напряжение»).

Предварительно отметим, что применение в составе операций алгебры арифметических операций предполагает соответствующее представление сигналов, подвергаемых действию этих операций.

Простейшая схемотехническая реализация токового ключа приведена на рис. 1.

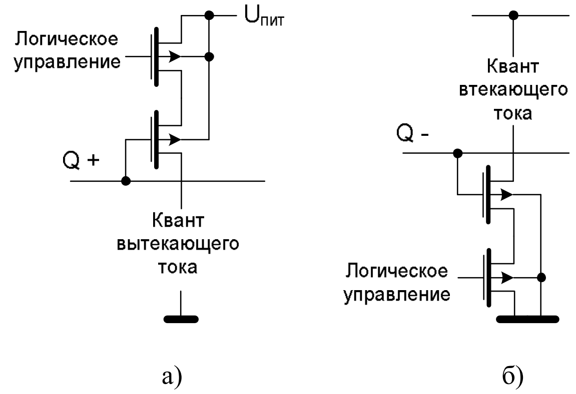


Рис. 1. Принципиальная схема токового ключа вытекающего (а) и втекающего (б) токов

Одним из возможных представлений является токовое представление, при котором лог. «1» соответствует наличие, а лог. «0» – отсутствие кванта тока. Такое представление отличается от булева представления большим разнообразием: квант тока помимо его наличия либо отсутствия может быть втекающим, либо вытекающим.

Ключ управляется логическим сигналом, при этом лог. «1» соответствует наличие, а лог. «0» – отсутствие кванта тока на выходе ключа. Величина кванта тока задается сигналом Q, она является общей для всех токовых ключей реализуемой логической схемы.

Схемотехническая реализация задающего КМДП-генератора тока не имеет особенностей по сравнению с ТТЛ-реализацией [2]. В нем могут быть использованы две реализации «токового зеркала»: с источником опорного тока на КМДП-транзисторе в диодном включении и использованием дополнительного транзистора. Эти реализации приведены на рис. 2 и 3 соответственно. К каждому выходу Q схемы на рис. 1 можно подключить порядка 10 «токовых зеркал», а на рис. 2 – порядка 100.

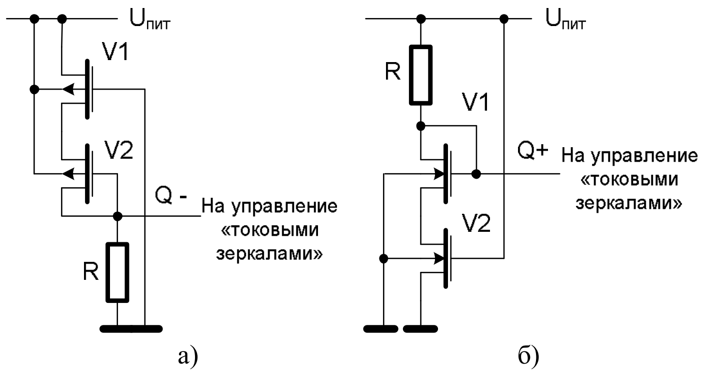


Рис. 2. Принципиальные схемы задающих генераторов тока с источником опорного тока на транзисторе в диодном включении: для втекающих токов (а) и для вытекающих токов (б)

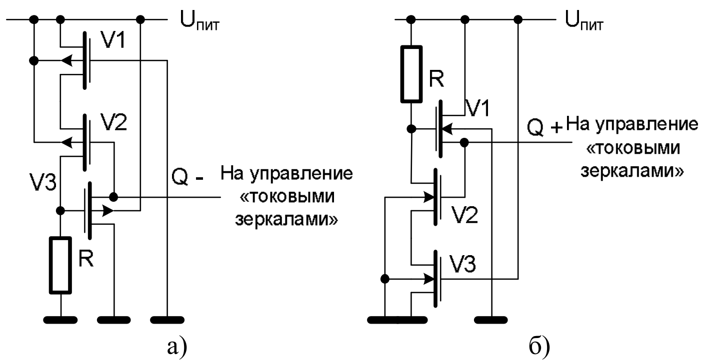


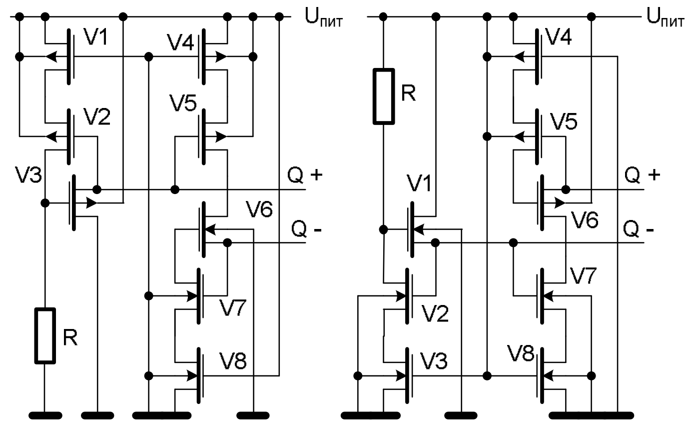
Рис. 3. Принципиальные схемы задающих генераторов тока с дополнительным транзистором: для втекающих токов (а) и для вытекающих токов (б)

Поскольку в линейном представлении реализуемой логической функции обязательно присутствуют как положительные (представляемые квантами вытекающего тока), так и отрицательные (представляемые квантами втекающего тока) слагаемые, то в принципиальной схеме реализации функции должны одновременно присутствовать «зеркала» как вытекающих так и втекающих токов, между величинами которых должны быть установлены определенные соотношения. Например, для корректной реализации выражения

$$x_1 - x_2 = 0,$$

где x_1 соответствует квант вытекающего тока I_{x1} , x_2 – квант втекающего тока I_{x2}, необходимо выполнение соотношения $I_{x1} < I_{x2}$.

Вероятно, наиболее оптимальным способом обеспечения подобных соотношений и сохранения их в широком диапазоне девиаций возмущающих факторов является формирование «токовых зеркал» втекающих и вытекающих токов друг из друга. Подобное решение этой задачи при использовании в качестве основного генераторов вытекающего и втекающего токов приведено на рис. 4, а и б соответственно.

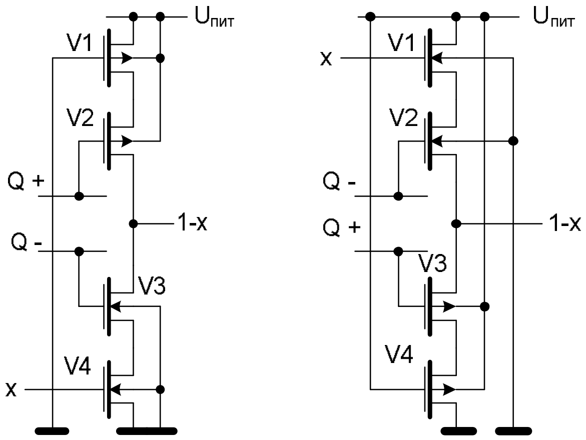


а) *б)*

Рис. 4. Принципиальные схемы двунаправленных задающих генераторов токов с формированием втекающего тока из вытекающего (а) и вытекающего тока из втекающего (б)

Необходимое соотношение между значениями вытекающего и втекающего токов может быть задано соответствующим выбором площадей истоков транзисторов V3 и V6 (V1 и V5).

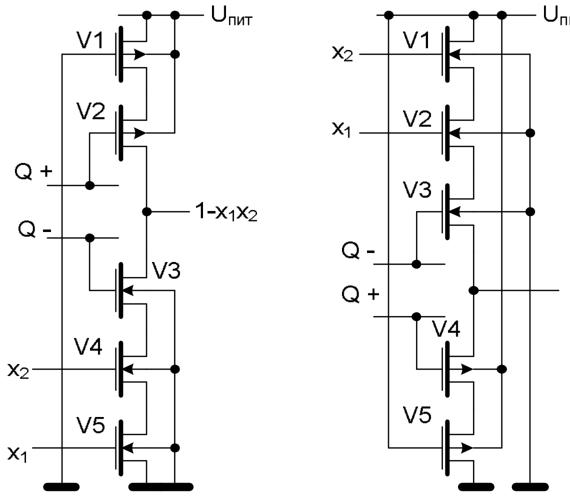
Далее на рис. 5 приведены принципиальные схемы токового инвертора. Он реализует логическую функцию инверсии $\overline{x} = 1 - x$ с токовым выходом вытекающего (а) или втекающего (б) тока.



а) *б)*

Рис. 5. Принципиальная схема логического инвертора для вытекающего (а) и втекающего (б) токов

Логический элемент И-НЕ реализуется их по схемам, представленным на рис. 6.



а) *б)*

Рис. 6. Принципиальная схема элемента И-НЕ для вытекающего (а) и втекающего (б) токов

Одноразрядный полный сумматор реализует функции суммы и переноса, представляемые в виде

$$S = \left(x_1 + x_2 + P_-\right) - 2P_+$$

$$P_+ = x_1 P_- + x_2 P_- + x_1 x_2 - 2x_1 x_2 P_-$$

Такое представление функций суммы и переноса можно получить только в линейной алгебре. Полная реализация показана на рис. 7.

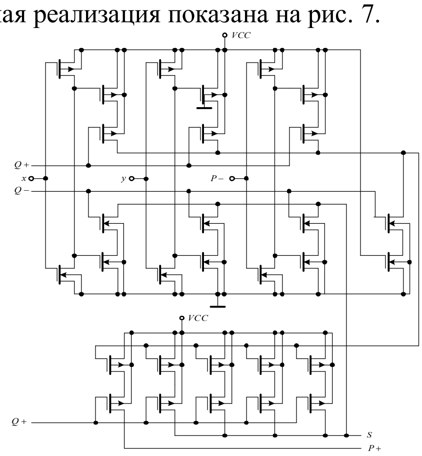


Рис. 7. Полный одноразрядный сумматор

JK-триггер является обычным универсальным триггером. Его отличием является лишь токовые выходные сигналы и сигналы управления (рис. 8).

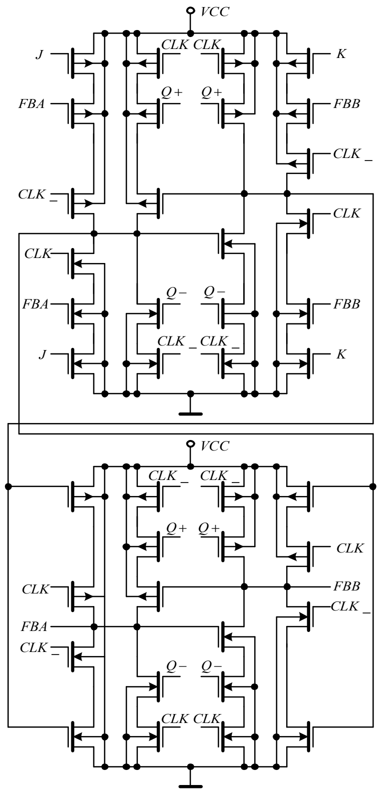


Рис. 8. JK-триггер

Было проведено моделирование приведенных схем в ППП OrCad. При использовании технологии с длиной канала 3 мкм, время задержки выходного сигнала относительно входного равно 1 – 4 нс. Величина кванта тока выбиралась в пределах 16 – 30 мкА. Потребляемый ток при напряжении питания 5В составил для инвертора около 20 –36 мкА, для сумматора 80 – 130 мкА, для D-триггера 120 – 200мкА. Все устройства устойчиво работают при 5-кратном изменении напряжения питания.

Приведенные результаты выполненных авторами исследований дают основание утверждать, что линейная алгебра является математическим аппаратом логического синтеза цифровых структур, более мощным, чем булева алгебра, и в сочетании с достигнутым к настоящему времени уровню развития технологии позволяет создавать в рамках единого технологического цикла гибридные (аналогово-цифровые) системы с улучшенными техническими, технологическими и эксплуатационными характеристиками.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. *Н.И. Чернов.* Линейная алгебра – альтернативный математический аппарат логического синтеза цифровых структур. Настоящий сборник.
2. *Н.И. Чернов.* Линейный синтез цифровых структур АСОиУ: Учебное пособие. − Таганрог: Изд-во ТРТУ, 2004. – 118 с.

УДК 62.50

С.В. Василенко

СИНТЕЗ ДИСКРЕТНОГО КВАЗИМОДАЛЬНОГО УПРАВЛЕНИЯ ДЛЯ НЕЛИНЕЙНЫХ СИСТЕМ

Большинство энергетических объектов являются нелинейными, поэтому задача синтеза управлений для таких объектов имеет важное значение при решении проблем производства и передачи электрической энергии.

Хорошо известно, что задачу синтеза системы управления для линейных объектов можно довольно легко решить, если предварительно привести уравнения объекта к канонической управляемой форме (КУФ) [1, 2] и построить модальное управление. Аналогичное преобразование переменных состояния можно применять и в случае нелинейных систем, однако это сопряжено с некоторыми трудностями. Как показано в [3], переход к каноническим формам в этом случае осуществляется проще, если уравнения объекта являются дискретными. Когда получены дискретные уравнения нелинейного объекта в КУФ, для него, по аналогии с линейными системами, можно построить квазимодальное управление. Алгоритм построения подобного управления и является темой данной статьи.

Уравнения нелинейной одномерной управляемой дискретной системы в квазилинейной форме имеют вид

$$x_{k+1} = A_k x_k + b_k u_k \,, \tag{1}$$

$$y_k = c_k^T x_k \,,\ k = 0,1,2,\dots \,, \tag{2}$$