

Волновая цепь межсоединения, интегрированного с ПП, является трансформатором напряжения с амплитудно-зависимыми свойствами. Поэтому даже в случае незначительного входного сигнала A_1 и проводимости $g_{н2}-g_{e02}<1$ двухполюсника (эквивалентного режиму «холостого хода» на конце линии) в результате композиции волн реализуется амплитуда A_2 напряжения на сосредоточенном НЭ существенно изменяющая его проводимость $g_2(A_2)\neq g_{н2}-g_{e02}$ и рельеф потенциала электрического поля ИС. Для иллюстрации достоверности и проверки результатов рассмотрены характеристики фрагмента при реализации линейных импедансных условий на его границах и проводимости $g_2\neq f(A_2)$ двухполюсника не зависящей от амплитуды СВЧ напряжения в конце линии. Например, на рисунке (см. рис.2) приведены зависимости нормированной амплитуды $\sqrt{V} A_2(\theta_1)$ электрического поля в волновой ветви с НЭ (график 4) и линейной цепи с распределенными параметрами (график 5). Кривая 4 соответствует графику 2 (см. рис.3), т.к. они построены при идентичных номиналах элементов схемы фрагмента, что позволяет в явной форме судить о влиянии обратного воздействия полей межсоединений и ПП друг на друга при моделировании ИС. Эти графики совместно демонстрируют амплитудные закономерности и отличия свойств ветвей схем с линейными и НЭ волновой цепи. С другой стороны, зависимости $\sqrt{V} A_2(\theta_1)$, как в случае волновой линейной (график 5), так и сосредоточенной нелинейной (при длине $\theta_1=0$, график 4) цепи подтверждаются данными [2,3].

Полученные аналитические выражения и графики дают тестовые результаты определения взаимосвязи амплитуд электрического поля в различных точках ИС и реакции ПП, необходимые, например, для конструктивного синтеза фрагмента и устранения явления числовой неустойчивости последующего уточняющего машинного расчета [2,3] мгновенных значений переменных уравнений математической модели волновых и колебательных процессов в ИС.

Результаты реализации данной модели показали, что ее можно использовать как в составе САПР активных ИС СВЧ, так и в виде отдельного инструмента позволяющего моделировать интегрированные полупроводниковые структуры микроволнового диапазона ЭМ колебаний.

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. *Ферри Д., Эйкерс Л., Гринч Э.* Электроника ультрабольших интегральных схем. – М.: Мир, 1991. – 326 с.
2. *Никольский В.В.* Автоматизированное проектирование устройств СВЧ. – М.: Радио и связь, 1982. – 272 с.
3. *Попов В.П.* Основы теории цепей. – М.: Высшая школа., 1985.– 496 с.
4. *Каганов В.И.* СВЧ полупроводниковые передатчики. – М.: Радио и связь, 1981. – 400 с.

Е.А. Зубков, О.Б. Лебедев

МОДЕЛИРОВАНИЕ ЕМКОСТНОЙ НАГРУЗКИ ПРИ ОЦЕНКЕ ВРЕМЕННЫХ ЗАДЕРЖЕК*

Введение. При приближении технологий производства электроники к нанометровым границам все более остро встает вопрос влияния коммутационных со-

* Работа выполнена при финансовой поддержке программы развития научного потенциала высшей школы РНП.2.1.2.2238.

единений на поведение активных элементов. Уменьшение линейных размеров транзисторов приводит к увеличению производительности, повышению плотности размещения и расширению функциональности СБИС. Однако увеличение количества активных элементов приводит к значительному увеличению общей длины межсоединений и влияния цепей друг на друга, что вызывает значительное увеличение времени распространения сигнала и к ухудшению стабильности работы готовых устройств на высоких частотах. Поэтому очень важно учитывать эффекты задержки на этапе конструкторского проектирования. При этом анализ необходимо вести на уровне форм сигнала при переходе логического элемента по состояниям.

В 1 предлагается использовать аппроксимацию совокупной емкости емкостью относительно земли с переменным значением. Например, данная модель дает приемлемую оценку задержки в случае переключения жертвы и агрессора в противоположных направлениях в один и тот же момент времени. Однако моделирование взаимосвязи двух линий только лишь емкостью относительно земли с дискретным коэффициентом дает довольно пессимистичную оценку задержки для худшего случая и не приемлемо для большинства реальных схем, например, когда сигналы агрессора и жертв переключаются произвольно.

Задержку логического элемента можно разделить на две составляющие: внутренняя задержка, определена физическими особенностями построения активных элементов (транзисторов) и имеет стабильное значение в пределах технологии и отражает собственную задержку элемента при отсутствии нагрузки; внешняя задержка, вызванная реактивным сопротивлением цепей нагрузки приводящим к изменению выходной формы сигнала.

Таким образом, задержка нагрузки является функцией от времени перехода входного сигнала и емкости нагрузки на выходе и в общем виде может быть записана следующим образом:

$$t = f_{\alpha}(T_{ex}, C_L). \quad (1)$$

Для определения характера функции задержки было разработано большое количество методов. Однако в настоящее время используются два основных подхода – это метод эквивалентной цепи Тевенина и метод на основе таблиц задержек. Первый метод довольно сложен для применения и недостаточно точен. При применении таблиц задержек в глубоко субмикронных технологиях мы не можем пренебрегать сопротивлением цепей межсоединений, которое приводит к шунтированию части емкостной составляющей нагрузки. Если два источника генерируют выходной сигнал одинаковой формы и подключены к одинаковой нагрузке, то они рассматриваются как эквивалентные. Для цепи изображенной на рис.1 R_{π} , стремящемся к нулю, общая нагрузка будет чисто емкостной и $C_{общ} = C_1 + C_2$. В случае, когда R_{π} стремится к бесконечности, оно полностью шунтирует C_2 и ячейка будет «видеть» только C_1 . Таким образом, если считать нагрузку чисто емкостной, то ее значение можно записать как:

$$C_{эфф} = C_1 + kC_2, \quad 0 \leq k \leq 1, \quad (2)$$

где k – это коэффициент, пропорциональный сопротивлению линии связи и отражающий эффект шунтирования. Для его вычисления предлагается итерационный алгоритм.

Рассмотрим цепь на рис.2, в которой источник ступенчатого импульса подключен к RC нагрузке. Согласно уравнению Лапласа ток в цепи определяется выражением:

$$I(s) = V(s)Y(s) = \frac{C}{sRC + 1} \quad (3)$$

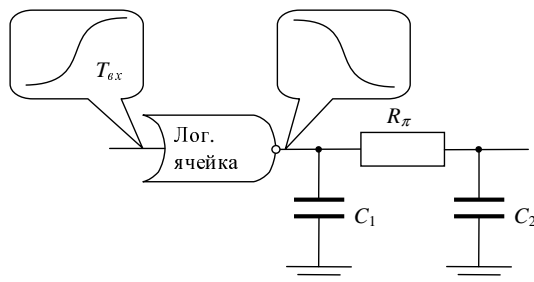


Рис.1. Логическая ячейка, нагруженная RC-π нагрузкой

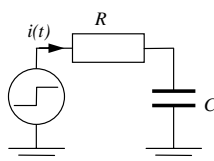


Рис.2. RC цепь на выходе источника ступенчатого импульса

Заряд, накопленный в емкости C к моменту времени T равен площади, ограниченной графиком зависимости тока от времени и моментом времени T (рис.3) вычисляется как:

$$q(t) = \int_0^T i(t) dt = \int_0^T \frac{1}{R} e^{\left(-\frac{t}{RC}\right)} dt = C \left(1 - e^{\left(-\frac{T}{RC}\right)}\right) . \quad (4)$$

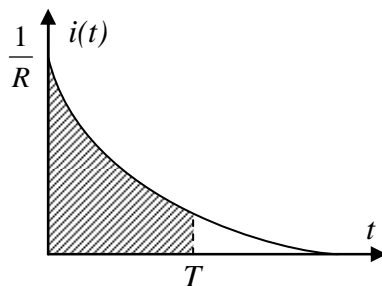


Рис.3. Зависимость тока от времени

Если мы заменим RC нагрузку одной эффективной емкостью и вычислим количество заряда, накопленное этой емкостью при том же самом источнике сигнала, как показано на рис.4. Сопоставив эти заряды и учитывая (4), получим:

$$C_{эфф} = C \left(1 - e^{\left(-\frac{T}{RC}\right)}\right) \quad (5)$$

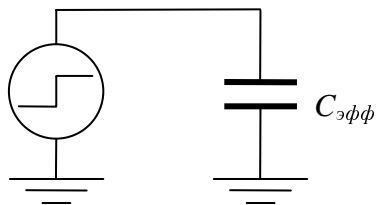


Рис.4. Эффективная емкость

Согласно (5), $C_{эфф}$ зависит от времени, до которого заряды совпадают так же как от R и C . Для RC - π модели нагрузки мы можем записать

$$C_{эфф} = C_1 + (1 - e^{\left(-k \frac{t_{вых}}{R_{\pi} C_2}\right)}) C_2, \quad (6)$$

где k – это безразмерная константа, а $t_{вых}$ – время перехода на выходе логической ячейки. Если обозначить параметры α , β и γ как

$$\alpha = \frac{C_1}{C_1 + C_2}, \quad \beta = \frac{t_{out}}{R_{\pi} C_2}, \quad \gamma = \frac{C_{эфф}}{C_1 + C_2}. \quad (7)$$

То выражение (6) примет вид:

$$C_{эфф} = C_1 + (1 - e^{\frac{k t_{вых}}{R_{\pi} C_2}}) C_2 = (C_1 + C_2) [\alpha + (1 - e^{-k\beta})(1 - \alpha)] \quad (8)$$

или

$$\frac{C_{эфф}}{C_1 + C_2} = \gamma = \alpha + (1 - e^{-k\beta})(1 - \alpha). \quad (9)$$

В 2 было показано, что, имея таблицу, связывающую эти три параметра для каждой технологии, мы можем вычислить эффективную емкость для любых параметров нагрузки независимо от времени перехода. Данные таблицы составляются из результатов моделирования нагрузки. Для каждой процентной точки составляется отдельная таблица задержек, например в авторы вычисляют значение уровня сигнала для 50% времени перехода. То же самое справедливо и для других точек перехода (10%, 30%, 90%)

Для оценки задержки логической ячейки нам необходима форма сигнала на выходе элемента. Для прямоугольного ступенчатого сигнала имеющего время нарастания T_r , поданного на RC нагрузку уравнение для формы выходного напряжения будет выглядеть следующим образом:

$$V_{вых}(t) = \begin{cases} \frac{v_{dd} \left(RC e^{-\frac{t}{RC}} + t - RC \right)}{T_r} = \frac{V_{dd} RC}{T_r} \left(e^{-\frac{t}{RC}} + \frac{t}{RC} - 1 \right) & 0 < t \leq T_r \\ \frac{v_{dd} \left(RC e^{-\frac{t}{RC}} - RC e^{-\frac{t-T_r}{RC}} + T_r \right)}{T_r} = \frac{V_{dd} RC}{T_r} \left(e^{-\frac{t}{RC}} - e^{-\frac{t-T_r}{RC}} + \frac{T_r}{RC} \right) & t > T_r \end{cases} \quad (10)$$

где t – это переменная времени, а V_{dd} – это конечное значение функции выходного напряжения, т.е. напряжение питания логической схемы. Для того, чтобы вычислить задержку до момента времени, когда значение выходного напряжения достигнет значения $\alpha\%$ от V_{dd} необходимо решить нелинейное уравнение:

$$V_{\text{вых}}(t_\alpha) = \alpha V_{dd} . \quad (11)$$

В то же время, согласно выражению (10), если значения T_r/RC двух различных цепей равны, то их значения t_α/RC также равны. Следовательно, вместо того, чтобы решать нелинейное уравнение (11), мы можем создать таблицу задержек, где для каждого значения T_r/RC и процентной точки α мы будем иметь значение t_α/RC . Исходя из этого, алгоритм нахождения формы выходного сигнала может быть представлен в виде:

Вычислить_Форму_для_RC-п_Нагрузки (T_{ex} , Параметры нагрузки)

1. Для $\alpha=10, 50, \text{ и } 90$ делать
 - а. **Найти_Точку_Перехода**($T_{\text{ex}}, C_1, R_{\text{л}}, C_2$, Таблица(50%- $\alpha\%$), Таблица(k_i))
2. Отобразить выходную форму сигнала в соответствии с результатами

Найти_Точку_Перехода ($T_{\text{ex}}, C_1, R_{\text{л}}, C_2$, Таблица(50%- $\alpha\%$), Таблица(k_i))

1. Определить (предположить) начальное значение для $C_{\text{эфф}}$
2. Вычислить α из значений нагрузки
3. Получить t_α из Таблицы(50%- $\alpha\%$) на основе значений $C_{\text{эфф}}$ и t_{ex}
4. Вычислить из β и t_α элементов нагрузки
5. Найти k_i из Таблицы(k_i) соответствующее α и β
6. Вычислить $C_{\text{эфф}}$ из выражения (10)
7. Найти новое значение t_α для полученного $C_{\text{эфф}}$ из Таблицы(50%- $\alpha\%$)
8. Сравнить новое и старое значения t_α
9. Если не в допустимых пределах, то возврат к пункту 4 пока t_α не будет сходиться
10. Вернуть t_α

Как известно, итеративное уравнение для нахождения решения $x=f(x)$ сходится для любого начального значения и его решение уникально, если:

$$\left| \frac{d}{dx} f(x) \right| < 1 . \quad (12)$$

В таком случае для доказательства сходимости, докажем что

$$\left| \frac{d}{dC_{\text{эфф}}} (C_1 + (1 - e^{-k_i \beta'}) C_2) \right| = \left| \frac{d(k_i \beta')}{dC_{\text{эфф}}} (e^{-k_i \beta'}) C_2 \right| < 1 . \quad (13)$$

Поскольку

$$\left| \frac{d(k_i \beta')}{dC_{\text{эфф}}} (e^{-k_i \beta'}) C_2 \right| = \left| \frac{d(k_i \beta')}{dC_2} \cdot \frac{dC_2}{C_{\text{эфф}}} (e^{-k_i \beta'}) C_2 \right| \equiv |k_i \beta' (e^{-k_i \beta'})| < 1 \quad \text{for } \forall (k_i \beta') > 0, \quad (14)$$

то предлагаемое итеративное уравнение вычисления эффективной емкости всегда сходится к его уникальному решению, вне зависимости от начального значения $C_{\text{эфф}}$.

Перекрестная емкость влияет на время передачи выхода каждого вывода нагрузки. Более того, этот эффект становится более заметным в субмикронных технологиях, где совокупная емкость между соединительными цепями становится более значительными в смысле их относительных величин в сравнении с площадью и краевой емкостью этих цепей. Очень важно непосредственно моделировать эффект совокупной емкости на форме выходного сигнала. Даже более точной аппроксимацией в данном случае было бы рассматривать n источников сигнала, каждый из которых нагружен RC - π нагрузкой. Очевидно, что может иметь место совокупная емкость между ближайшей и самой дальней точкой нагрузки так же, как емкостная связь между ближайшими выходными терминалами каждого источника и входными терминалами другого источника (рис.1).

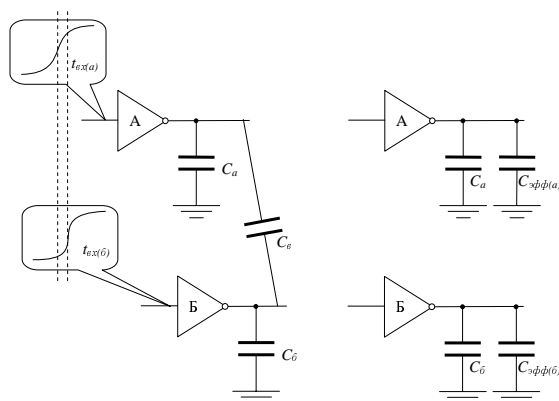


Рис.1. Совокупная емкость между ближайшей и самой дальней точкой нагрузки

В соответствии с теорией цепей, мы можем моделировать совокупную емкость емкостью Миллера относительно "земли" 134 для каждого сценария. Простая аппроксимация может быть получена, путем совокупной емкости эквивалентной емкостью относительно земли при условии, что эквивалентная цепь имеет ту же нагрузку по току и ту же форму сигнала, что и выходы ячеек. Тогда:

$$I_a = -I_b = C_e \frac{d(V_a - V_b)}{dt} = C_{\text{эф}\phi,a} \frac{dV_a}{dt} = -C_{\text{эф}\phi,b} \frac{dV_b}{dt}. \quad (15)$$

Для вычисления эффективной емкости относительно земли источника А, посредством интегрирования тока за период от момента начала нарастания сигнала на выходе источника А до точки превышения порога $t_{\text{пор}}$ мы имеем:

$$\Delta Q = \int_{t_0}^{t_{\text{пор}}} I_a dt = \int_0^{V_{\text{пор}}} C_e dV_a - \int_{V_b^0}^{V_b^1} C_e dV_b = \int_0^{V_{\text{пор}}} C_{\text{эф}\phi,a} dV_a \Rightarrow C_{\text{эф}\phi,a} = C_e \left(1 - \frac{\Delta V_b}{V_{\text{пор}}}\right) \quad \Delta V_b = V_b^1 - V_b^0, \quad (16)$$

где ΔV_b переход напряжения выхода источника Б, когда сигнал выхода источника а проходит значения от 0 до порогового напряжения, где мы хотим найти задержку. Например, если для вычисления 50% точки перехода необходима эффективная емкость относительно «земли» инвертора А, ΔV_b будет переход выходного напряжения источника Б, с момента, когда сигнал перейдет 0 до 50% точки перехода. Те же утверждения справедливы и для источника Б.

Следовательно, алгоритм вычисления формы сигнала для двух взаимосвязанных источников будет следующим:

Найти_Форму_Емкостной_Взаимосвязи ($\delta_a, \delta_b, t_{вх(a)}, t_{вх(b)}, C_a, C_b, C_c$)

1. Определить начальные значения выходной емкостной нагрузки и присвоить из $C_{H(a)}$ и $C_{H(b)}$ (например $C_{H(a)}=C_a+C_c$)
2. $t_{вых,a}$ =Отобразить_Выходную_Форму($(\delta_a, t_{вх(a)}, C_{H(a)})$)
3. $t_{вых,b}$ =Отобразить_Выходную_Форму($(\delta_b, t_{вх(b)}, C_{H(b)})$)
4. Повторять до сходимости формы сигнала
 - а. Для $(V_{нор,a}, V_{нор,b})=\{(50\%,50\%),(50\%,90\%),(90\%,50\%),$

$(50\%,10\%),(10\%,50\%)$ } делать

Найти_Значение_Выхода($t_{вых,a}, t_{вых,b}, V_{нор,a}, V_{нор,b}, C_{H(a)}, C_{H(b)}, C_c$)

Найти_Значение_Выхода($t_{вых,a}, t_{вых,b}, V_{нор,a}, V_{нор,b}, C_{H(a)}, C_{H(b)}, C_c$)

1. $C_{H(a)} \leftarrow C_{H(a)} + C_c \left(1 - \frac{\Delta V_b}{V_{нор,a}}\right)$ и $C_{H(b)} \leftarrow C_{H(b)} + C_c \left(1 - \frac{\Delta V_a}{V_{нор,b}}\right)$
2. Обновить $t_{вых,a}$ и $t_{вых,b}$
3. Если $t_{вых,a}$ и $t_{вых,b}$ отклоняются в допустимых пределах, то
4. Вернуть $t_{вых,a}$ и $t_{вых,b}$
5. Иначе **Найти_Значение_Выхода**($t_{вых,a}, t_{вых,b}, V_{нор,a}, V_{нор,b}, C_{H(a)}, C_{H(b)}, C_c$)

Этот алгоритм может быть легко расширен для обработки набора N взаимосвязанных источников, где нагрузка представляется RC-π моделью. Мы для решения этой проблемы разделяем цепь с двумя перекрестно-связанными источниками на две подцепи с одним источником нагруженным RC-π нагрузками. Применяя алгоритм «Найти_Значение_Выхода», мы сначала развязываем источники, а затем, применяя алгоритм «Вычислить_Форму_для_RC-π_Нагрузки», мы определяем форму выходов обоих источников. В итоге, мы проводим ряд итераций для определения точной формы выхода для каждой подцепи.

Временная сложность алгоритмов невысока, т.к. они достаточно быстро сходятся (2-4 итерации). Экспериментальные исследования показали, что данные алгоритмы дают достаточно точные значения погрешность по сравнению с моделированными в HSPICE значениями не превышает 6% (5% в среднем).

БИБЛИОГРАФИЧЕСКИЙ СПИСОК

1. *Sachin S. Sapatnekar*, Capturing the Effect of Crosstalk on Delay. – University of Minnesota, 2000.
2. *R. Macys, S. McCormick*, “A New Algorithm for Computing the “Effective Capacitance” in Deep Sub-micron Circuits,” Proc. of IEEE Custom Integrated Circuits Conference, June 1998, pp. 313-316.
3. *S. Abbaspour, M. Pedram*, “Calculating the effective capacitance for the RC interconnect in VDSM technologies,” Proc. of Asia and South Pacific Design Automation Conference, January 2003.
4. *P. Chen, D.A. Kirkpatrick, K. Keutzer*, “Miller Factor for Gate-Level Coupling Delay Calculation”, Proc. of ICCAD, pp 68-74, 2000.